



(43) 申请公布日 2021.09.24

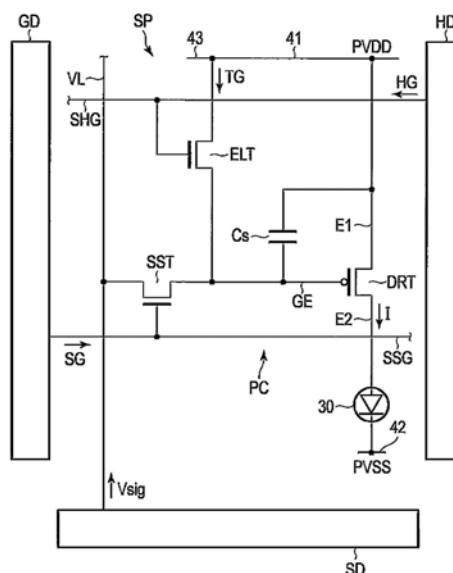
(72) 发明人 原田 勉 尾崎 匡史 冨沢 一成

权利要求书4页 说明书17页 附图14页

显示装置

(57) 摘要

提供一种显示质量优异的显示装置。显示装置具备第一电源线、第二电源线、复位线、多个像素、多个栅极线、多个控制布线、多个源极线、第一驱动器以及第二驱动器。各个所述像素具有驱动晶体管、发光元件、像素开关、保持电容以及复位开关。所述复位开关连接到所述复位线与栅极电极之间,通过经由控制布线提供的第二控制信号切换为导通状态或者截止状态。



1. 一种显示装置,具备:

第一电源线;

第二电源线;

复位线;

多个像素,在行方向和列方向上配置;

多个栅极线,所述多个栅极线中的各个所述栅极线被在所述行方向上排列的多个像素共用;

多个控制布线,所述多个控制布线中的各个所述控制布线被在所述行方向上排列的多个像素共用;

多个源极线,所述多个源极线中的各个所述源极线被在所述列方向上排列的多个像素共用;

第一驱动器,对所述多个栅极线提供第一控制信号;以及

第二驱动器,对所述多个控制布线提供第二控制信号,

各个所述像素具有:

驱动晶体管 and 发光元件,在所述第一电源线与所述第二电源线之间串联连接;

像素开关,连接到所述多个源极线中的对应的源极线与所述驱动晶体管的栅极电极之间,通过经由所述多个栅极线中的对应的栅极线提供的所述第一控制信号切换为导通状态或者截止状态;

保持电容,连接到所述栅极电极;以及

复位开关,连接到所述复位线与所述栅极电极之间,通过经由所述多个控制布线中的对应的控制布线提供的所述第二控制信号切换为导通状态或者截止状态。

2. 根据权利要求1所述的显示装置,其中,

在各个所述像素中,

在所述像素开关是导通状态且所述复位开关是截止状态时,图像信号经由所述对应的源极线和所述像素开关被写入所述栅极电极并且保持到所述保持电容中,流过所述驱动晶体管的电流被调整,

在所述像素开关切换为截止状态且所述复位开关维持为所述截止状态时,所述保持电容维持保持有所述图像信号的状态,流过所述驱动晶体管的电流被维持。

3. 根据权利要求1所述的显示装置,其中,

在各个所述像素中,

在所述像素开关是导通状态且所述复位开关是截止状态时,图像信号经由所述对应的源极线和所述像素开关被写入所述栅极电极并且保持到所述保持电容中,流过所述驱动晶体管的电流被调整,

在所述像素开关切换为截止状态且所述复位开关切换为导通状态时,所述栅极电极的电位和所述保持电容的电荷量通过经由所述复位线和所述复位开关提供的复位信号而被复位,不使电流流过所述驱动晶体管。

4. 根据权利要求1所述的显示装置,其中,

所述第二驱动器具有顺序电路、掩模布线以及多个逻辑电路,

各个所述逻辑电路包括连接到所述顺序电路的第一输入端子、连接到所述掩模布线的

第二输入端子以及连接到所述多个控制布线中的对应的控制布线的输出端子。

5. 根据权利要求1所述的显示装置, 其中,

所述复位开关是N沟道型的晶体管, 且具有连接到所述对应的控制布线的栅极电极, 通过低电平的所述第二控制信号维持为截止状态, 通过高电平的所述第二控制信号切换为导通状态。

6. 一种显示装置, 具备:

第一电源线;

第二电源线;

复位线;

多个像素, 在行方向和列方向上配置;

多个栅极线, 所述多个栅极线中的各个所述栅极线被在所述行方向上排列的多个像素共用;

多个源极线, 所述多个源极线中的各个所述源极线被在所述列方向上排列的多个像素共用; 以及

第一驱动器, 对所述多个栅极线提供第一控制信号和第二控制信号,

各个所述像素具有:

驱动晶体管和发光元件, 在所述第一电源线与所述第二电源线之间串联连接;

像素开关, 连接到所述多个源极线中的对应的源极线与所述驱动晶体管的栅极电极之间, 通过经由所述多个栅极线中的对应的栅极线提供的所述第一控制信号或者所述第二控制信号切换为导通状态或者截止状态; 以及

保持电容, 连接到所述栅极电极,

所述第一驱动器具有:

第一电路, 连接到在所述列方向上连续的多个栅极线; 以及

第二电路, 连接到在所述列方向上连续的余下的多个栅极线,

在任意的期间内, 所述第一电路对对应的栅极线提供所述第一控制信号和所述第二控制信号中的一个信号, 所述第二电路对对应的栅极线提供所述第一控制信号和所述第二控制信号中的另一个信号。

7. 根据权利要求6所述的显示装置, 其中,

在各个所述像素中,

在图像信号提供给所述对应的源极线且基于所述第一控制信号使所述像素开关切换为导通状态时, 所述图像信号经由所述对应的源极线和所述像素开关被写入所述栅极电极并且保持到所述保持电容中, 流过所述驱动晶体管的电流量被调整,

在复位信号提供给所述对应的源极线且基于所述第二控制信号使所述像素开关维持为截止状态时, 所述保持电容维持保持有所述图像信号的状态, 流过所述驱动晶体管的电流量被维持。

8. 根据权利要求7所述的显示装置, 其中,

在1个水平扫描期间的第一期间内,

关于所述第二电路, 在第k行的各个所述像素中, 基于所述第一控制信号将所述像素开关切换为导通状态, 所述图像信号被写入所述栅极电极并且保持到所述保持电容中, 在对

应的余下的行的各个所述像素中,基于所述第一控制信号将所述像素开关维持为截止状态,

关于所述第一电路,在对应的多个像素的全部像素中,基于所述第二控制信号将所述像素开关维持为截止状态,

在所述1个水平扫描期间的接在所述第一期间之后的第二期间内,

关于所述第二电路,在对应的多个像素的全部像素中,基于所述第一控制信号将所述像素开关维持为截止状态,

关于所述第一电路,在对应的多个像素的全部像素中,基于所述第二控制信号将所述像素开关维持为截止状态。

9. 根据权利要求6所述的显示装置,其中,

在各个所述像素中,

在图像信号提供给所述对应的源极线且基于所述第一控制信号使所述像素开关切换为导通状态时,所述图像信号经由所述对应的源极线和所述像素开关被写入所述栅极电极并且保持到所述保持电容中,流过所述驱动晶体管的电流被调整,

在复位信号提供给所述对应的源极线且基于所述第二控制信号使所述像素开关切换为导通状态时,所述栅极电极的电位和所述保持电容的电荷量通过经由所述源极线和所述像素开关提供的所述复位信号而被复位,不使电流流过所述驱动晶体管。

10. 根据权利要求9所述的显示装置,其中,

在1个水平扫描期间的第一期间内,

关于所述第二电路,在第j行的各个所述像素中,基于所述第一控制信号将所述像素开关切换为导通状态,所述图像信号被写入所述栅极电极并且保持到所述保持电容中,在对应的余下的行的各个所述像素中,基于所述第一控制信号将所述像素开关维持为截止状态,

关于所述第一电路,在对应的多个像素的全部像素中,基于所述第二控制信号将所述像素开关维持为截止状态,

在所述1个水平扫描期间的接在所述第一期间之后的第二期间内,

关于所述第二电路,在对应的多个像素的全部像素中,基于所述第一控制信号将所述像素开关维持为截止状态,

关于所述第一电路,在第h行的各个所述像素中,基于所述第二控制信号将所述像素开关切换为导通状态,所述栅极电极的电位和所述保持电容的电荷量被复位,不使电流流过所述驱动晶体管,在对应的余下的行的各个所述像素中,基于所述第二控制信号将所述像素开关维持为截止状态。

11. 根据权利要求1或6所述的显示装置,其中,

所述复位线是所述第一电源线。

12. 根据权利要求11所述的显示装置,其中,

所述驱动晶体管是P沟道型的晶体管,且具有连接到所述第一电源线的源极电极和连接到所述发光元件的漏极电极,

所述发光元件连接到所述漏极电极与所述第二电源线之间,

所述第二电源线保持为固定电位,

所述第一电源线保持为比所述第二电源线高的固定电位，
所述保持电容连接到所述栅极电极与所述源极电极之间。

13. 根据权利要求1或6所述的显示装置，其中，
所述发光元件是微型发光二极管。

显示装置

技术领域

[0001] 本发明的实施方式涉及显示装置。

背景技术

[0002] 作为显示装置,已知使用作为自发光元件的发光二极管(LED:Light Emitting Diode)的LED显示装置。近年来,作为更高精细的显示装置,开发了将被称为微型LED的微小的发光二极管安装于阵列基板而得到的显示装置(以下称为微型LED显示装置)。

[0003] 微型LED显示装置不同于以往的液晶显示装置、有机电致发光(EL)显示装置,在显示区域安装并形成有芯片状的多个微型LED,因此容易兼顾高精细化和大型化,作为下一代的显示装置受到关注。

[0004] 专利文献1:日本特开2018-14475号公报

发明内容

[0005] 本实施方式提供显示质量优异的显示装置。

[0006] 一实施方式的显示装置具备:第一电源线;第二电源线;复位线;多个像素,在行方向和列方向上配置;多个栅极线,所述多个栅极线中的各个所述栅极线被在所述行方向上排列的多个像素共用;多个控制布线,所述多个控制布线中的各个所述控制布线被在所述行方向上排列的多个像素共用;多个源极线,所述多个源极线中的各个所述源极线被在所述列方向上排列的多个像素共用;第一驱动器,对所述多个栅极线提供第一控制信号;以及第二驱动器,对所述多个控制布线提供第二控制信号,各个所述像素具有:驱动晶体管和发光元件,在所述第一电源线与所述第二电源线之间串联连接;像素开关,连接到所述多个源极线中的对应的源极线与所述驱动晶体管的栅极电极之间,通过经由所述多个栅极线中的对应的栅极线提供的所述第一控制信号切换为导通状态或者截止状态;保持电容,连接到所述栅极电极;以及复位开关,连接到所述复位线与所述栅极电极之间,通过经由所述多个控制布线中的对应的控制布线提供的所述第二控制信号切换为导通状态或者截止状态。

[0007] 另外,一实施方式的显示装置具备:第一电源线;第二电源线;复位线;多个像素,在行方向和列方向上配置;多个栅极线,所述多个栅极线中的各个所述栅极线被在所述行方向上排列的多个像素共用;多个源极线,所述多个源极线中的各个所述源极线被在所述列方向上排列的多个像素共用;以及第一驱动器,对所述多个栅极线提供第一控制信号和第二控制信号,各个所述像素具有:驱动晶体管和发光元件,在所述第一电源线与所述第二电源线之间串联连接;像素开关,连接到所述多个源极线中的对应的源极线与所述驱动晶体管的栅极电极之间,通过经由所述多个栅极线中的对应的栅极线提供的所述第一控制信号或者所述第二控制信号切换为导通状态或者截止状态;以及保持电容,连接到所述栅极电极,所述第一驱动器具有:第一电路,连接到在所述列方向上连续的多个栅极线;以及第二电路,连接到在所述列方向上连续的余下的多个栅极线,在任意的期间内,所述第一电路对对应的栅极线提供所述第一控制信号和所述第二控制信号中的一个信号,所述第二电路

对对应的栅极线提供所述第一控制信号和所述第二控制信号中的另一个信号。

附图说明

- [0008] 图1是示出第一实施方式的显示装置的构成的立体图。
- [0009] 图2是示出上述显示装置的电路构成的俯视图。
- [0010] 图3是示出上述显示装置的剖视图。
- [0011] 图4是示出上述显示装置的变形例的剖视图。
- [0012] 图5是用于说明上述显示装置的构成的一例的电路图。
- [0013] 图6是示出图5等所示的栅极驱动器的一部分和几个栅极线的电路图。
- [0014] 图7是示出图5等所示的擦除驱动器的一部分和几个控制布线的电路图。
- [0015] 图8是示出在上述显示装置的显示区域显示有图像的状态的俯视图。
- [0016] 图9是示出上述显示装置的显示区域被分类为多个控制区域的状态的俯视图。
- [0017] 图10是示出显示图8所示的图像时的、上述显示装置的显示动作的一例的时序图。
- [0018] 图11是示出第二实施方式的显示装置的擦除驱动器的一部分和几个控制布线的电路图。
- [0019] 图12是示出上述第二实施方式的显示装置的显示动作的一例的时序图。
- [0020] 图13是用于说明第三实施方式的显示装置的构成的一例的电路图。
- [0021] 图14是示出图13所示的栅极驱动器和几个栅极线的电路图。
- [0022] 图15是示出上述第三实施方式的显示装置的显示动作的一例的时序图。

具体实施方式

[0023] 以下,参照附图说明本发明的实施方式。需要说明的是,公开终究不过是一例,本领域技术人员关于保护发明的主旨的适当变更而能容易想到的内容当然包含在本发明的范围中。另外,附图为了使说明更明确,有时与实际的形式相比会示意性地表示各部的宽度、厚度、形状等,但其终究是一例,不限定本发明的解释。另外,在本说明书和各附图中,关于已出现的附图针对与前述内容同样的要素标注相同的附图标记,有时适当地省略详细的说明。

[0024] (第一实施方式)

[0025] 首先,关于第一实施方式进行说明。图1是示出本实施方式的显示装置1的构成的立体图。图1示出了由第一方向X、垂直于第一方向X的第二方向Y、以及垂直于第一方向X和第二方向Y的第三方向Z规定的三维空间。需要说明的是,第一方向X和第二方向Y相互正交,但也可以以90°以外的角度交叉。另外,在本实施方式中,将第三方向Z定义为上,将与第三方向Z相反的一侧的方向定义为下。在设为“第一构件之上的第二构件”和“第一构件之下的第二构件”的情况下,第二构件可以与第一构件接触,也可以与第一构件分开存在。

[0026] 以下,在本实施方式中,主要对显示装置1是使用了作为自发光元件的微型发光二极管(以下,称为微型LED(Light Emitting Diode))的微型LED显示装置的情况进行说明。

[0027] 如图1所示,显示装置1具备显示面板2、第一电路基板3以及第二电路基板4等。

[0028] 显示面板2在一例中具有矩形的形状。在图示的例子中,显示面板2的短边EX与第一方向X平行,显示面板2的长边EY与第二方向Y平行。第三方向Z相当于显示面板2的厚度方

向。显示面板2的主面与由第一方向X和第二方向Y规定的X-Y平面平行。显示面板2具有显示区域DA和显示区域DA的外侧的非显示区域NDA。非显示区域NDA具有端子区域MT。在图示的例子中,非显示区域NDA包围着显示区域DA。

[0029] 显示区域DA是显示图像的区域,具备在第一方向X和第二方向Y上按矩阵状配置的多个主像素PX。在本实施方式中,第一方向X是行方向,第二方向Y是列方向。

[0030] 端子区域MT沿着显示面板2的短边EX设置,包含用于将显示面板2与外部装置等电连接的端子。

[0031] 第一电路基板3安装于端子区域MT之上,与显示面板2电连接。第一电路基板3例如是柔性印刷电路基板。第一电路基板3具备对显示面板2进行驱动的驱动IC芯片(以下标记为面板驱动器)5等。需要说明的是,在图示的例子中,面板驱动器5配置在第一电路基板3之上,但也可以配置在第一电路基板3之下。或者,面板驱动器5既可以安装于第一电路基板3以外,也可以安装于例如第二电路基板4。第二电路基板4例如是柔性印刷电路基板。第二电路基板4在第一电路基板3的例如下方与第一电路基板3连接。

[0032] 上述的面板驱动器5例如经由第二电路基板4与控制基板(未图示)连接。面板驱动器5例如基于从控制基板输出的图像信号(例如,视频信号)来驱动多个主像素PX,从而执行在显示面板2显示图像的控制。

[0033] 需要说明的是,显示面板2也可以具有标注斜线示出的折弯区域BA。折弯区域BA是显示装置1收容于电子设备等的箱体时被折弯的区域。折弯区域BA位于非显示区域NDA中的端子区域MT侧。在折弯区域BA被折弯了的状态下,第一电路基板3和第二电路基板4以与显示面板2对置的方式配置在显示面板2的下方。

[0034] 图2是示出显示装置1的电路构成的俯视图。

[0035] 如图2所示,显示装置1具备有源矩阵型的显示面板2。显示面板2具有绝缘基板21、配置在绝缘基板21之上的多个主像素PX、各种布线、栅极驱动器GD、擦除驱动器HD以及源极驱动器SD。在本实施方式中,栅极驱动器GD作为第一驱动器发挥功能,擦除驱动器HD作为第二驱动器发挥功能。

[0036] 各个主像素PX具有多个像素SP。在本实施方式中,主像素PX包含呈第一颜色的第一像素SPR、呈第二颜色的第二像素SPG以及呈第三颜色的第三像素SPB这3种像素。在此,第一颜色是红色,第二颜色是绿色,第三颜色是蓝色。多个像素SP在显示区域DA中在第一方向X和第二方向Y上按矩阵状配置。

[0037] 像素SP包含发光元件(微型LED)以及对发光元件提供驱动电流并用于驱动发光元件的像素电路。上述像素电路包含后述的驱动晶体管和各种开关元件等。在此,在本实施方式中,用主像素PX和像素SP的术语进行了说明,但可以将主像素PX改称为像素。在这种情况下,像素SP是副像素。

[0038] 上述各种布线在显示区域DA中延伸,被引出到非显示区域NDA。在图2中,作为各种布线的一部分,例示了多根栅极线SSG、多根控制布线SHG以及多根源极线VL。各个栅极线SSG被在第一方向X上排列的多个像素SP共用。各个控制布线SHG被在第一方向X上排列的多个像素SP共用。各个源极线VL被在第二方向Y上排列的多个像素SP共用。

[0039] 栅极驱动器GD、擦除驱动器HD以及源极驱动器SD位于非显示区域NDA。在显示区域DA中,栅极线SSG、控制布线SHG以及源极线VL连接到像素SP。栅极线SSG在非显示区域NDA中

连接到栅极驱动器GD。控制布线SHG在非显示区域NDA中连接到擦除驱动器HD。在本实施方式中,栅极驱动器GD和擦除驱动器HD在第一方向X上夹着显示区域DA。源极线VL在非显示区域NDA中连接到源极驱动器SD。

[0040] 从面板驱动器5对栅极驱动器GD、擦除驱动器HD以及源极驱动器SD提供各种信号、电压。

[0041] 图3是示出上述显示装置的剖视图。在此,关于上述的被称为微型LED的微小的发光二极管作为发光元件安装在像素电极上的例子进行说明。在图3中,主要示出了显示区域DA和非显示区域NDA。需要说明的是,非显示区域NDA包含被折弯的折弯区域BA、以及端子区域MT。

[0042] 如图3所示,显示面板2的阵列基板AR具备绝缘基板21。作为绝缘基板21,主要能使用石英、无碱玻璃等玻璃基板、或者聚酰亚胺等树脂基板。绝缘基板21的材质只要是耐受制造TFT(Thin Film Transistor:薄膜晶体管)时的处理温度的材质即可。在绝缘基板21是具有挠性的树脂基板的情况下,能将显示装置1构成为薄片状显示器。作为树脂基板,不限于聚酰亚胺,也可以使用其他树脂材料。需要说明的是,在将聚酰亚胺等用于绝缘基板21的情况下,可能有时将绝缘基板21称为有机绝缘层或者树脂层是更合适的。

[0043] 在绝缘基板21上设置有三层层叠结构的底涂层22。底涂层22具有由硅氧化物(SiO₂)形成的第一层22a、由硅氮化物(SiN)形成的第二层22b、以及由硅氧化物(SiO₂)形成的第三层22c。最下层的第一层22a为了提高与作为基材的绝缘基板21的紧贴性,分别设置有中间层的第二层22b作为对来自外部的水分和杂质的阻挡膜、以及最上层的第三层22c作为不使第二层22b中含有的氢原子向后述的半导体层SC侧扩散的阻挡膜。需要说明的是,底涂层22不限于该结构。底涂层22既可以进一步层叠,也可以是单层结构或双层结构。例如,在绝缘基板21是玻璃的情况下,硅氮化膜的紧贴性比较好,因此,也可以在该绝缘基板21上直接形成硅氮化膜。

[0044] 遮光层23配置在绝缘基板21之上。遮光层23的位置与后来形成TFT的部位匹配。在本实施方式中,遮光层23由金属形成。不过,遮光层23只要用黑色层等具有遮光性的材料形成即可。另外,在本实施方式中,遮光层23设置在第一层22a之上,被第二层22b覆盖。需要说明的是,与本实施方式不同,遮光层23也可以设置在绝缘基板21之上,被第一层22a覆盖。通过遮光层23,能抑制光向TFT的沟道层的里面侵入,因此能抑制由可能从绝缘基板21侧入射的光引起的TFT特性的变化。另外,在用导电层形成了遮光层23的情况下,通过对该遮光层23提供规定的电位,从而能对TFT提供背栅效应。

[0045] 在上述的底涂层22上形成有驱动晶体管DRT等薄膜晶体管(TFT:Thin Film Transistor)。作为TFT,以在半导体层SC使用多晶硅的多晶硅TFT为例。在本实施方式中,使用低温多晶硅形成有半导体层SC。在此,驱动晶体管DRT是P沟道型的TFT(PchTFT)。PchTFT的半导体层SC具有第一区域、第二区域、第一区域与第二区域之间的沟道区域、以及分别设置于沟道区域与第一区域之间和沟道区域与第二区域之间的低浓度杂质区域。第一区域和第二区域中的一方作为源极区域发挥功能,第一区域和第二区域中的另一方作为漏极区域发挥功能。需要说明的是,阵列基板AR不仅包含PchTFT,还包含N沟道型的TFT(NchTFT)。在这种情况下,也可以同时形成NchTFT和PchTFT。另外,半导体层SC也可以使用非晶硅、氧化物半导体等多晶硅以外的半导体。

[0046] 栅极绝缘膜GI使用硅氧化膜形成,栅极电极GE用MoW(钼/钨)形成。需要说明的是,有时将栅极电极GE等形成在栅极绝缘膜GI之上的布线、电极称为1st布线或者1st金属。栅极电极GE除了作为TFT的栅极电极的功能之外,还具有作为后述的保持电容电极的功能。在此,以顶栅型的TFT为例进行了说明,但TFT也可以是底栅型的TFT。

[0047] 在栅极绝缘膜GI和栅极电极GE之上设置有层间绝缘膜24。层间绝缘膜24构成为在栅极绝缘膜GI和栅极电极GE之上例如将硅氮化膜和硅氧化膜依次层叠。栅极绝缘膜GI和层间绝缘膜24没有设置于折弯区域BA。因此,在包含折弯区域BA的绝缘基板21上的整个区域,在形成栅极绝缘膜GI和层间绝缘膜24之后,对栅极绝缘膜GI和层间绝缘膜24进行图案化,将栅极绝缘膜GI和层间绝缘膜24中的至少相当于折弯区域BA的部位除去。而且,通过层间绝缘膜24等的除去,使得底涂层22露出,因此对该底涂层22也进行图案化而将相当于折弯区域BA的部位除去。在将底涂层22除去之后,构成绝缘基板21的例如聚酰亚胺露出。需要说明的是,通过底涂层22的蚀刻,有时会产生绝缘基板21的上表面的一部分被侵蚀后的膜厚减小的情况。

[0048] 在这种情况下,也可以在层间绝缘膜24的端部的台阶部分和底涂层22的端部的台阶部分各自的下层形成有未图示的布线图案。由此,在引绕布线LL横穿台阶部分而形成时,引绕布线LL经过布线图案之上。在层间绝缘膜24与底涂层22之间存在栅极绝缘膜GI,在底涂层22与绝缘基板21之间例如存在遮光层23,因此能利用这些层形成布线图案。

[0049] 在层间绝缘膜24之上设置有第一电极E1、第二电极E2以及引绕布线LL。第一电极E1、第二电极E2以及引绕布线LL分别采用三层层叠结构(Ti系/Al系/Ti系),并具有:下层,其包括Ti(钛)、包含Ti的合金等以Ti为主要成分的金属材料;中间层,其包括Al(铝)、包含Al的合金等以Al为主要成分的金属材料;以及上层,其包括Ti、包含Ti的合金等以Ti为主要成分的金属材料。需要说明的是,有时将第一电极E1等形成于层间绝缘膜24之上的布线、电极称为2nd布线或者2nd金属。

[0050] 第一电极E1连接到半导体层SC的第一区域,第二电极E2连接到半导体层SC的第二区域。例如,在半导体层SC的第一区域作为源极区域发挥功能的情况下,第一电极E1是源极电极,第二电极E2是漏极电极。第一电极E1与层间绝缘膜24和TFT的栅极电极(保持电容电极)GE一起形成保持电容Cs。引绕布线LL延伸到绝缘基板21的周边的端部,形成将第一电路基板3、面板驱动器(驱动IC)5连接的端子。

[0051] 需要说明的是,引绕布线LL形成为横穿折弯区域BA后到达端子部,因此,横穿层间绝缘膜24和底涂层22的台阶。如上所述在台阶部分形成有遮光层23的布线图案,因此,即使引绕布线LL在台阶的凹部产生了阶梯式中断,也能通过与下方的布线图案接触来维持导通。

[0052] 平坦化膜25形成于层间绝缘膜24、第一电极E1、第二电极E2以及引绕布线LL之上,将TFT和引绕布线LL覆盖。作为平坦化膜25,多使用感光丙烯酸等有机绝缘材料。平坦化膜25与通过CVD(chemical-vapor deposition:化学气相沉积)等形成的无机绝缘材料相比,布线台阶的覆盖性、表面的平坦性优异。

[0053] 平坦化膜25在像素接触部和周边区域被除去。在平坦化膜25之上设置有导电层26。导电层26作为氧化物导电层例如由ITO形成。导电层26例如包含将通过除去平坦化膜25从而第一电极E1和引绕布线LL露出的部位覆盖的导电层26a。导电层26a作为阻挡膜设置的

目的之一是,在制造工序中,第一电极E1、引绕布线LL的露出部不会受到损伤。平坦化膜25和导电层26被绝缘层27覆盖。例如,绝缘层27由硅氮化膜形成。

[0054] 在绝缘层27之上,形成有像素电极28。像素电极28经由绝缘层27的开口与导电层26a接触,电连接到第一电极E1。在此,像素电极28成为用于安装发光元件30的连接端子。像素电极28由包含单一的导电层、或双层以上的导电层的层叠体形成。在本实施方式中,像素电极28采用双层层叠结构(A1系/Mo系),具有:包括Mo、包含Mo的合金等以Mo为主要成分的金属材料下层、以及包括A1、包含A1的合金等以A1为主要成分的金属材料上层。需要说明的是,上述导电层26包含形成端子部的表面的导电层26c。

[0055] 在绝缘层27和像素电极28之上设置有绝缘层29。绝缘层29例如由硅氮化物形成。绝缘层29对像素电极28的端部等进行绝缘,并且在像素电极28的表面的一部分具有用于安装发光元件(微型LED)30的开口。考虑发光元件30的安装工序中的安装偏差量等,绝缘层29的开口的大小设为比发光元件30大一圈的开口。例如在发光元件30实质上是 $10\mu\text{m}\times 10\mu\text{m}$ 的安装面积的情况下,优选上述开口实质上确保为 $20\mu\text{m}\times 20\mu\text{m}$ 。

[0056] 在显示区域DA中,在阵列基板AR之上安装发光元件30。发光元件30具有作为第一电极的阳极AN、作为第二电极的阴极CA、以及释放光的发光层LI。发光元件30分别准备具有R、G、B的发光色的发光元件,阳极侧端子与对应的像素电极28接触并被固定。发光元件30的阳极AN与像素电极28之间的接合只要是能在两者之间确保良好的导通并且不使阵列基板AR的形成物破损的接合即可,没有特别限定。能采用例如使用了低温熔融的钎焊材料的回流焊工序、使发光元件30经由导电膏载置于阵列基板AR上后烧结等方法、或者在像素电极28的表面和发光元件的阳极AN使用同类材料进行超声波接合等固相接合的方法。

[0057] 发光元件30在与电连接到像素电极28的阳极AN相反的一侧具有阴极CA。在像素电极28和绝缘层29之上安装发光元件30后,设置元件绝缘层31。元件绝缘层31在绝缘层29之上由填充到发光元件30之间的空隙部的树脂材料形成。元件绝缘层31使发光元件30中的阴极CA的表面露出。

[0058] 对置电极32至少位于显示区域DA,覆盖全部像素的发光元件30。对置电极32配置在全部阴极CA的对置电极32侧的表面和元件绝缘层31之上,与全部阴极CA接触,与全部阴极CA电连接。对置电极32由全部像素共用。对置电极32通过设置于显示区域DA的外侧的阴极接触部与设置于阵列基板AR侧的布线(后述的第二电源线42)连接。因此,对置电极32保持为与第二电源线42的电位相同的固定电位,将第二电源线42与全部发光元件30的阴极CA电连接。

[0059] 对置电极32为了取来自发光元件30的出射光,需要形成透明电极,作为透明导电材料,例如可以使用ITO形成。需要说明的是,有时将由ITO形成的上述导电层26称为1stITO,有时将由ITO形成的对置电极32称为2ndITO。

[0060] 另一方面,在发光元件30的侧壁部分被保护膜等绝缘的情况下,不一定用树脂材料等填充间隙,树脂材料只要至少能对阳极AN和从阳极AN露出的像素电极28的表面进行绝缘即可。在这种情况下,如图4所示,用未到达发光元件30的阴极CA这样的膜厚形成元件绝缘层31,接下来,形成上述对置电极32。虽然在形成对置电极32的表面残存有发光元件30的安装所伴有的凹凸的一部分,但是只要形成对置电极32的材料能无阶梯式中断地连续覆盖即可。

[0061] 如上所述,阵列基板AR具有从绝缘基板21直至对置电极32的结构。本实施方式将发光元件30用作显示元件的显示装置1例如如上所示构成。需要说明的是,也可以根据需要,在对置电极32之上设置有盖玻璃等盖构件、触摸面板基板等。为了填充与显示装置1的空隙,可以经由使用了树脂等的填充剂来设置该盖构件、触摸面板基板。

[0062] 接着,参照图5对显示装置1的电路构成进行说明。图5是用于说明显示装置1的构成的一例的电路图。上述的多个像素SP同样地构成。因此,在图5中,代表性地说明多个像素SP中的1个像素SP。

[0063] 如图5所示,栅极驱动器GD构成为对多个栅极线SSG提供第一控制信号SG。擦除驱动器HD构成为对多个控制布线SHG提供第二控制信号HG。

[0064] 像素SP具有发光元件30和对发光元件30提供驱动电流的像素电路PC。像素电路PC电连接到图3所示的像素电极28。像素电路PC作为多个元件而包含驱动晶体管DRT、像素开关SST、保持电容Cs以及复位开关ELT。在图5中,驱动晶体管DRT是PchTFT,像素开关SST和复位开关ELT分别是NchTFT。

[0065] 需要说明的是,像素开关SST和复位开关ELT也可以不是分别由晶体管构成的。像素开关SST和复位开关ELT只要分别作为可切换导通截止的开关发挥功能即可。

[0066] 在以下的说明中,将晶体管的源极电极和漏极电极中的一方设为第一电极,将另一方设为第二电极。另外,将电容元件中的一方电极设为第一电极,将另一方电极设为第二电极。

[0067] 驱动晶体管DRT、像素电极28(图3)以及发光元件30在第一电源线41与第二电源线42之间被串联连接。第一电源线41被保持为固定电位,第二电源线42被保持为与第一电源线41的电位不同的固定电位。在本实施方式中,第一电源线41的电位PVDD高于第二电源线42的电位PVSS。

[0068] 驱动晶体管DRT具有连接到第一电源线41的第一电极E1、连接到发光元件30(图3的阳极AN)的第二电极E2、以及栅极电极GE。驱动晶体管DRT构成为控制流向发光元件30的电流值。

[0069] 发光元件30连接到驱动晶体管DRT的第二电极E2与第二电源线42之间。

[0070] 像素开关SST连接到多个源极线VL中的对应的源极线VL与驱动晶体管DRT的栅极电极GE之间。像素开关SST的栅极电极连接到多个栅极线SSG中的对应的栅极线SSG。像素开关SST通过经由对应的栅极线SSG被提供的第一控制信号SG切换为导通状态或者截止状态。在本实施方式中,像素开关SST通过低(L)电平的第一控制信号SG维持为截止状态,通过高(H)电平的第一控制信号SG切换为导通状态。

[0071] 保持电容Cs连接到驱动晶体管DRT的栅极电极GE。在本实施方式中,保持电容Cs连接到驱动晶体管DRT的栅极电极GE与第一电极(源极电极)E1之间。

[0072] 像素开关SST被切换为导通状态,从而从源极线VL经由像素开关SST对栅极电极GE写入图像信号Vsig,并且,图像信号Vsig保持到保持电容Cs。由此,流过驱动晶体管DRT的电流被调整。

[0073] 复位开关ELT连接到复位线43与栅极电极GE之间。在本实施方式中,复位线43是第一电源线41。复位开关ELT的栅极电极连接到多个控制布线SHG中的对应的控制布线SHG。复位开关ELT通过经由对应的控制布线SHG被提供的第二控制信号HG切换为导通状态或者截

止状态。在本实施方式中,复位开关ELT通过L电平的第二控制信号HG维持为截止状态,通过H电平的第二控制信号HG切换为导通状态。

[0074] 复位开关ELT维持为截止状态,从而保持电容Cs维持保持有图像信号Vsig的状态,流过驱动晶体管DRT的电流量被维持。

[0075] 复位开关ELT切换为导通状态,从而从复位线43经由复位开关ELT对栅极电极GE和保持电容Cs提供复位信号TG,栅极电极GE的电位和保持电容Cs的电荷量被复位。在这种情况下,不使电流流过驱动晶体管DRT。

[0076] 需要说明的是,驱动晶体管DRT可以是NchTFT,在这种情况下,保持电容Cs只要连接到驱动晶体管DRT的栅极电极GE与第二电极(源极电极)E2之间即可。复位线43可以是第二电源线42。

[0077] 或者,在驱动晶体管DRT是NchTFT的情况下,只要构成为电流向与本实施方式相反的方向流过发光元件30即可。

[0078] 需要说明的是,在图5中说明的电路构成是一例,只要包含上述的驱动晶体管DRT、像素开关SST、保持电容Cs以及复位开关ELT即可,显示装置1的电路构成也可以是其他构成。例如可以对在图5中说明的电路构成追加其他构成。

[0079] 接着,在各个像素SP中,对每1帧期间的第一动作和连续的第一动作之间的第二动作进行说明。第一动作包含写入动作和发光动作。第二动作包含发光期间控制动作。

[0080] 在各个像素SP中,在用于进行第一动作的第一动作期间,第一控制信号SG从L电平切换为H电平,第二控制信号HG维持为L电平。由此,像素开关SST切换为导通状态,复位开关ELT维持为截止状态。此时,通过源极驱动器SD,图像信号Vsig经由对应的源极线VL和像素开关SST写入驱动晶体管DRT的栅极电极GE,并且,保持到保持电容Cs。换言之,与图像信号Vsig相应的电流经由源极线VL和像素开关SST流到保持电容Cs等,与图像信号Vsig相应的电荷存储到保持电容Cs。由此,向像素SP的写入动作完成。在本实施方式中,在写入动作完成时,立刻转移至发光动作。在转移至发光动作时,在各个像素SP中,第一控制信号SG从H电平切换为L电平,第二控制信号HG维持为L电平。由此,像素开关SST切换为截止状态,复位开关ELT维持为截止状态。在上述写入动作中,流过驱动晶体管DRT的电流量被调整。因此,在发光动作中,根据基于图像信号Vsig决定的电流值,电流I流到发光元件30,从而发光元件30发光(点亮)。换言之,通过上述写入动作被写入的与驱动晶体管DRT的栅极电极GE的电位相应的电流I经过驱动晶体管DRT流到发光元件30,从而发光元件30发光。

[0081] 在此,本申请的发明者们研究了发光元件30的发光动作后,已知在仅通过电流I的控制来控制灰度的情况下,电流I为微小的电流时的发光元件30的发光动作变得不稳定。因此,以与暗的灰度(低灰度)对应的方式控制发光元件30的发光动作是困难的。

[0082] 因此,在本实施方式中,在连续的第一动作之间进行第二动作,进行发光元件30的发光期间的控制。通过将电流I的控制与发光元件30的发光期间的控制组合,从而在暗的灰度(低灰度)中也能使发光元件30的发光动作稳定。例如,即使不将电流I设为微小的电流,通过较短地设定发光元件30的发光期间,也能应对低灰度。

[0083] 在控制发光元件30的发光期间时,能将从进行第一动作到进行下一第一动作为止的期间的发光元件30的发光期间设定为两种以上。由此,例如能将显示区域DA根据图像的灰度分类为多个控制区域,能按每一控制区域设定多个发光元件30的发光期间。例如,在将

发光元件30的发光期间设定为两种发光期间的情况下,在1个画面之中,能将位于图像的亮的控制区域的发光元件30的发光期间设定于正规的期间,将位于图像的暗的控制区域的发光元件30的发光期间设定于比正规的期间短的期间。

[0084] 接着,对将发光元件30的发光期间设定于正规的期间的情况下的第二动作进行说明。在对象像素SP中,在用于进行第二动作的第二动作期间,第一控制信号SG维持为L电平,第二控制信号HG维持为L电平。由此,像素开关SST维持为截止状态,复位开关ELT维持为截止状态。此时,保持电容Cs维持保持有图像信号Vsig的状态,因此可维持流过驱动晶体管DRT的电流,可维持发光元件30的发光。因此,在经过第二动作后,发光元件30也会发光,直至下一第一动作开始为止。

[0085] 接着,关于将发光元件30的发光期间设定于比正规的期间短的期间的情况下的第二动作进行说明。在对象像素SP中,在用于进行第二动作的第二动作期间,第一控制信号SG维持为L电平,第二控制信号HG从L电平切换为H电平。由此,像素开关SST维持为截止状态,复位开关ELT切换为导通状态。此时,驱动晶体管DRT的栅极电极GE的电位和保持电容Cs的电荷量通过经由复位线43和复位开关ELT被提供的复位信号TG被复位。不使电流流过驱动晶体管DRT,因此,发光元件30熄灭。因此,从经过第一动作后到第二动作开始为止,发光元件30发光,但是在经过第二动作后发光元件30熄灭。

[0086] 接着,对本实施方式的栅极驱动器GD进行说明。图6是示出图5等所示的栅极驱动器GD的一部分和几个栅极线SSG的电路图。

[0087] 如图6所示,栅极驱动器GD具备顺序电路SEC1。顺序电路SEC1具有多个第一移位寄存器SR1。多个第一移位寄存器SR1被串联连接。栅极线SSG以一对一的方式连接到第一移位寄存器SR1。

[0088] 从面板驱动器5对栅极驱动器GD提供栅极起始脉冲信号GST和栅极时钟信号GCK。按栅极起始脉冲信号GST的电平从L电平切换为H电平的定时开始第一动作。并且,在栅极起始脉冲信号GST的电平成为H电平的期间,栅极驱动器GD开始栅极时钟信号GCK的取入。栅极驱动器GD与栅极时钟信号GCK同步地扫描多个栅极线SSG。即,栅极驱动器GD从第1行的栅极线SSG到最后行的栅极线SSG为止依次输出H电平的第一控制信号SG。

[0089] 接着,对本实施方式的擦除驱动器HD进行说明。图7是示出图5等所示的擦除驱动器HD的一部分和几个控制布线SHG的电路图。

[0090] 如图7所示,擦除驱动器HD具备顺序电路SEC2、掩模布线WR以及多个第一逻辑电路OC1。顺序电路SEC2作为擦除电路发挥功能。顺序电路SEC2具有多个第二移位寄存器SR2。多个第二移位寄存器SR2被串联连接。

[0091] 第一逻辑电路OC1以一对一的方式连接到第二移位寄存器SR2。在本实施方式中,第一逻辑电路OC1是与电路(AND电路)。需要说明的是,在上述复位开关ELT是PchTFT的情况下,第一逻辑电路OC1是与非电路(NAND电路)。第一逻辑电路OC1包含第一输入端子TI1、第二输入端子TI2以及输出端子TO。第一输入端子TI1连接到对应的第二移位寄存器SR2。第二输入端子TI2连接到掩模布线WR。输出端子TO连接到对应的1根控制布线SHG。

[0092] 在本实施方式中,掩模布线WR连接着第二逻辑电路OC2。第二逻辑电路OC2是逻辑否定电路(NOT电路)。掩模信号MG经由第二逻辑电路OC2输入到掩模布线WR。因此,掩模信号MG的电平反转后输入到第二逻辑电路OC2的第二输入端子TI2。

[0093] 需要说明的是,根据第一逻辑电路OC1的构成的不同,也可以不使用第二逻辑电路OC2。在这种情况下,掩模信号MG无电平反转地经由掩模布线WR输入到第二输入端子TI2。

[0094] 在第一逻辑电路OC1中,在从第二移位寄存器SR2提供给第一输入端子TI1的输入信号IN是H电平、掩模信号MG是L电平的情况下,从输出端子T0对控制布线SHG输出H电平的第二控制信号HG。在此所说的H电平的第二控制信号HG是指将上述复位开关ELT切换为导通状态的信号。

[0095] 另一方面,在即使输入信号IN是H电平、掩模信号MG也是H电平的情况下,第二逻辑电路OC2将L电平的第二控制信号HG从输出端子T0输出到控制布线SHG。另外,在输入信号IN是L电平的情况下,无论掩模信号MG的电平如何,第二逻辑电路OC2都将L电平的第二控制信号HG从输出端子T0输出到控制布线SHG。在此所说的L电平的第二控制信号HG是指将上述复位开关ELT维持为截止状态的信号。

[0096] 从面板驱动器5对擦除驱动器HD提供擦除起始脉冲信号EST、擦除时钟信号ECK以及掩模信号MG。按擦除起始脉冲信号EST的电平从L电平切换为H电平的定时开始第二动作。并且,在擦除起始脉冲信号EST的电平成为H电平的期间,擦除驱动器HD开始擦除时钟信号ECK的取入。擦除驱动器HD与擦除时钟信号ECK同步地扫描多个控制布线SHG。即,顺序电路SEC2从与第1行的控制布线SHG连接的第一逻辑电路OC1到与最后行的控制布线SHG连接的第一逻辑电路OC1为止依次输出H电平的输入信号IN。并且,擦除驱动器HD从第1行的控制布线SHG到最后行的控制布线SHG为止依次输出H电平或者L电平的第二控制信号HG。

[0097] 交替地设定有上述的栅极起始脉冲信号GST切换为H电平的定时和擦除起始脉冲信号EST切换为H电平的定时。从栅极起始脉冲信号GST切换为H电平到擦除起始脉冲信号EST切换为H电平为止的期间、与从擦除起始脉冲信号EST切换为H电平到栅极起始脉冲信号GST切换为H电平为止的期间既可以是相同的长度,也可以是相互不同的长度。

[0098] 接着,对显示装置1的显示动作进行说明。图8是示出在显示装置1的显示区域DA显示有图像的状态的俯视图。

[0099] 如图8所示,图像的灰度值按每一区域而不同。因此,将显示区域DA根据图像的灰度分类为多个控制区域A。在第二方向Y上分为多个控制区域A。将与亮的灰度对应的区域设为第一控制区域A1,将与相对暗的灰度对应的区域设为第二控制区域A2。在本实施方式中,将最大灰度值为阈值的区域和最大灰度值比阈值高的区域设为第一控制区域A1,将最大灰度值比阈值低的区域设为第二控制区域A2。

[0100] 图9是示出显示装置1的显示区域DA被分类为多个控制区域A的状态的俯视图。

[0101] 如图9所示,在本实施方式中,显示区域DA被分类为多个第一控制区域A1a、A1b和多个第二控制区域A2a、A2b、A2c。在图中,对第二控制区域A2a、A2b、A2c标注有斜线。位于第一控制区域A1的发光元件30的发光期间设定于正规的期间。另一方面,位于第二控制区域A2的发光元件30的发光期间设定于比正规的期间短的期间。

[0102] 图10是示出显示图8所示的图像时的显示装置1的显示动作的一例的时序图。在此,对利用图10的显示动作如图8所示显示图像时的显示动作进行说明。

[0103] 如图10所示,在1帧开始时,栅极起始脉冲信号GST上升。换言之,栅极起始脉冲信号GST切换为H电平。即,在该例中,从栅极起始脉冲信号GST上升到再次上升为止的期间相当于1帧期间Pf。例如在以60Hz驱动显示装置1的情况下,1帧期间Pf为约16.7ms。交替地设

定有栅极起始脉冲信号GST上升的定时和擦除起始脉冲信号EST上升的定时。

[0104] 在按栅极起始脉冲信号GST上升的定时开始第一动作时,栅极驱动器GD从第1行的栅极线SSG到最后行的栅极线SSG为止依次输出H电平的第一控制信号SG。像素开关SST切换为导通状态,从而从源极线VL经由像素开关SST对栅极电极GE写入图像信号Vsig,并且,图像信号Vsig保持到保持电容Cs。由此,流过驱动晶体管DRT的电流被调整。

[0105] 在第一动作的途中,在按擦除起始脉冲信号EST上升的定时开始第二动作时,擦除驱动器HD从第1行的控制布线SHG到最后行的控制布线SHG为止依次输出H电平或者L电平的第二控制信号HG。在该例中,擦除驱动器HD对第二控制区域A2a、第二控制区域A2b以及第二控制区域A2c的控制布线SHG输出H电平的第二控制信号HG,对第一控制区域A1a和第一控制区域A1b的控制布线SHG输出L电平的第二控制信号HG。

[0106] 在擦除驱动器HD输出H电平的第二控制信号HG的期间,掩模信号MG维持为L电平,在擦除驱动器HD输出L电平的第二控制信号HG的期间,掩模信号MG切换为H电平。由此,能在第一控制区域A1和第二控制区域A2使发光元件30的发光期间不同。需要说明的是,在图中,对第二控制区域A2中的将发光元件30熄灭的期间标注点图案。

[0107] 根据如上所述构成的第一实施方式的显示装置1,能使电流I的控制与通过使用擦除驱动器HD等的第二动作进行的发光元件30的发光期间的控制组合。因此,即使是低灰度的图像,也能良好地显示。另外,即使将电流I不设为微小的电流,也能良好地显示低灰度的图像,因此能使发光元件30的发光动作稳定。

[0108] 根据上述内容,能得到显示质量优异的显示装置1。

[0109] (第二实施方式)

[0110] 接着,对第二实施方式进行说明。该第二实施方式的显示装置1与上述的第一实施方式相比,擦除驱动器HD的构成是不同的。图11是示出该第二实施方式的显示装置1的擦除驱动器HD的一部分和几个控制布线SHG的电路图。

[0111] 如图11所示,擦除驱动器HD具备顺序电路SEC2、顺序电路SEC3、第一掩模布线WR1、第二掩模布线WR以及多个第一逻辑电路OC1。顺序电路SEC2作为第一擦除电路发挥功能,顺序电路SEC3作为第二擦除电路发挥功能。顺序电路SEC2具有多个第二移位寄存器SR2。多个第二移位寄存器SR2被串联连接。顺序电路SEC3具有多个第三移位寄存器SR3。多个第三移位寄存器SR3被串联连接。

[0112] 第一逻辑电路OC1连接到第一掩模布线WR1和第二掩模布线WR,进而,以一对一的方式连接到第二移位寄存器SR2,以一对一的方式连接到第三移位寄存器SR3。第一逻辑电路OC1包含第一输入端子TI1、第二输入端子TI2、第三输入端子TI3、第四输入端子TI4以及输出端子TO。第一输入端子TI1连接到对应的第二移位寄存器SR2。第二输入端子TI2连接到对应的第三移位寄存器SR3。第三输入端子TI3连接到第一掩模布线WR1。第四输入端子TI4连接到第二掩模布线WR2。输出端子TO连接到对应的1根控制布线SHG。

[0113] 在本实施方式中,第一掩模布线WR1连接有第二逻辑电路OC2,第二掩模布线WR2连接有第三逻辑电路OC3。第二逻辑电路OC2和第三逻辑电路OC3分别是逻辑否定电路(NOT电路)。第一掩模信号MG1经由第二逻辑电路OC2输入到第一掩模布线WR1。因此,第一掩模信号MG1的电平被反转并输入到第二逻辑电路OC2的第三输入端子TI3。第二掩模信号MG2经由第三逻辑电路OC3输入到第二掩模布线WR2。因此,第二掩模信号MG2的电平被反转并输入到第

二逻辑电路OC2的第四输入端子TI4。

[0114] 需要说明的是,根据第一逻辑电路OC1的构成的不同,也可以不使用第二逻辑电路OC2和第三逻辑电路OC3。在这种情况下,第一掩模信号MG1无电平反转地经由第一掩模布线WR1输入到第三输入端子TI3,第二掩模信号MG2无电平反转地经由第二掩模布线WR2输入到第四输入端子TI4。

[0115] 在第一逻辑电路OC1中,从第二移位寄存器SR2对第一输入端子TI1提供输入信号IN1,从第三移位寄存器SR3对第二输入端子TI2提供输入信号IN2,从第一掩模布线WR1对第三输入端子TI3提供第一掩模信号MG1,从第二掩模布线WR2对第四输入端子TI4提供第二掩模信号MG2。

[0116] 从第一逻辑电路OC1的输出端子TO输出到控制布线SHG的第二控制信号HG的电平是基于输入信号IN1、输入信号IN2、第一掩模信号MG1以及第二掩模信号MG2来决定的。

[0117] 第一逻辑电路OC1通常对控制布线SHG输出L电平的第二控制信号HG,将上述复位开关ELT维持为截止状态。不过,在下面所列举的条件,的情况下,第一逻辑电路OC1对控制布线SHG输出H电平的第二控制信号HG,将上述复位开关ELT切换为导通状态。

[0118] • 第一掩模信号MG1为L电平的期间中的、输入信号IN1切换为H电平的期间。

[0119] • 第二掩模信号MG2为L电平的期间中的、输入信号IN2切换为H电平的期间。

[0120] 从面板驱动器5对擦除驱动器HD除了提供第一掩模信号MG1和第二掩模信号MG2以外,还提供第一擦除起始脉冲信号EST1、第二擦除起始脉冲信号EST2以及擦除时钟信号ECK。

[0121] 作为本实施方式的像素SP的动作,包含每1帧期间的第一动作、以及连续的第一动作之间的第二动作和第三动作。第二动作和第三动作分别包含发光期间控制动作。

[0122] 按第一擦除起始脉冲信号EST1的电平从L电平切换为H电平的定时开始第二动作。并且,在第一擦除起始脉冲信号EST1的电平成为H电平的期间,顺序电路SEC2开始擦除时钟信号ECK的取入。顺序电路SEC2与擦除时钟信号ECK同步地依次输出输入信号IN1,擦除驱动器HD扫描多个控制布线SHG。即,顺序电路SEC2从与第1行的控制布线SHG连接的第一逻辑电路OC1到与最后行的控制布线SHG连接的第一逻辑电路OC1为止依次输出H电平的输入信号IN1。然后,擦除驱动器HD从第1行的控制布线SHG到最后行的控制布线SHG为止依次输出H电平或者L电平的第二控制信号HG1。

[0123] 按第二擦除起始脉冲信号EST2的电平从L电平切换为H电平的定时开始第三动作。并且,在第二擦除起始脉冲信号EST2的电平成为H电平的期间,顺序电路SEC3开始擦除时钟信号ECK的取入。顺序电路SEC3与擦除时钟信号ECK同步地依次输出输入信号IN2,擦除驱动器HD扫描多个控制布线SHG。即,顺序电路SEC3从与第1行的控制布线SHG连接的第一逻辑电路OC1到与最后行的控制布线SHG连接的第一逻辑电路OC1为止依次输出H电平的输入信号IN2。并且,擦除驱动器HD从第1行的控制布线SHG到最后行的控制布线SHG为止依次输出H电平或者L电平的第二控制信号HG2。

[0124] 上述的栅极起始脉冲信号GST、第一擦除起始脉冲信号EST1以及第二擦除起始脉冲信号EST2被设定成依次切换为H电平。从栅极起始脉冲信号GST切换为H电平到第一擦除起始脉冲信号EST1切换为H电平为止的期间、从第一擦除起始脉冲信号EST1切换为H电平到第二擦除起始脉冲信号EST2切换为H电平为止的期间、以及从第二擦除起始脉冲信号EST2

切换为H电平到栅极起始脉冲信号GST切换为H电平为止的期间既可以是相同的长度,也可以是相互不同的长度。

[0125] 擦除时钟信号ECK同步地输入到顺序电路SEC2和顺序电路SEC3。不过,擦除时钟信号ECK也可以不同步地输入到顺序电路SEC2和顺序电路SEC3。或者,脉冲波形相互不同的时钟信号可以输入到顺序电路SEC2和顺序电路SEC3。

[0126] 接着,对显示装置1的显示动作进行说明。图12是示出该第二实施方式的显示装置1的显示动作的一例的时序图。在此,对显示区域DA分类为第一控制区域A1、多个第二控制区域A2a、A2b以及多个第三控制区域A3a、A3b时的显示动作进行说明。虽然后述,但是位于第一控制区域A1的发光元件30的发光期间设定于正规的期间,位于第二控制区域A2的发光元件30的发光期间设定于比正规的期间短的期间,位于第三控制区域A3的发光元件30的发光期间设定于最短的期间。

[0127] 如图12所示,在1帧开始时,栅极起始脉冲信号GST上升。在该例中,从栅极起始脉冲信号GST上升到再次上升为止的期间相当于1帧期间Pf。依次设定有栅极起始脉冲信号GST上升的定时、第一擦除起始脉冲信号EST1上升的定时、以及第二擦除起始脉冲信号EST2上升的定时。

[0128] 在按栅极起始脉冲信号GST上升的定时开始第一动作时,栅极驱动器GD从第1行的栅极线SSG到最后行的栅极线SSG为止依次输出H电平的第一控制信号SG。像素开关SST切换为导通状态,从而从源极线VL经由像素开关SST对栅极电极GE写入图像信号Vsig,并且,图像信号Vsig保持到保持电容Cs。由此,流过驱动晶体管DRT的电流被调整。

[0129] 在第一动作的途中,按第一擦除起始脉冲信号EST1上升的定时开始第二动作时,擦除驱动器HD(顺序电路SEC2)从第1行的控制布线SHG到最后行的控制布线SHG为止依次输出H电平或者L电平的第二控制信号HG1。在该例中,擦除驱动器HD对第三控制区域A3a和第三控制区域A3b输出H电平的第二控制信号HG1,对第一控制区域A1、第二控制区域A2a以及第二控制区域A2b输出L电平的第二控制信号HG1。

[0130] 在擦除驱动器HD输出H电平的第二控制信号HG1的期间内第一掩模信号MG1维持为L电平,在擦除驱动器HD输出L电平的第二控制信号HG1的期间内第一掩模信号MG1切换为H电平。由此,能在第一控制区域A1及第二控制区域A2与第三控制区域A3中使发光元件30的发光期间不同。

[0131] 另外,在第二动作的途中,在按第二擦除起始脉冲信号EST2上升的定时开始第三动作时,擦除驱动器HD(顺序电路SEC3)从第1行的控制布线SHG到最后行的控制布线SHG为止依次输出H电平或者L电平的第二控制信号HG2。在该例中,擦除驱动器HD对第二控制区域A2a、第二控制区域A2b、第三控制区域A3a以及第三控制区域A3b输出H电平的第二控制信号HG2,对第一控制区域A1输出L电平的第二控制信号HG2。

[0132] 在擦除驱动器HD输出H电平的第二控制信号HG2的期间内第二掩模信号MG2维持为L电平,在擦除驱动器HD输出L电平的第二控制信号HG2的期间内第二掩模信号MG2切换为H电平。由此,在第二控制区域A2和第三控制区域A2内,都能使发光元件30的发光期间不同。需要说明的是,在图中,对第二控制区域A2和第三控制区域A3中的、将发光元件30熄灭的期间标注有点图案。

[0133] 在如上述这样构成的第二实施方式的显示装置1中,能得到与上述的第一实施方

式同样的效果。在该第二实施方式中,擦除驱动器HD具备顺序电路SEC2(第一擦除电路)和顺序电路SEC3(第二擦除电路)这2个电路。因此,发光元件30的发光期间能从3种类型选择。

[0134] (第三实施方式)

[0135] 接着,对第三实施方式进行说明。图13是用于说明该第三实施方式的显示装置1的构成的一例的电路图。

[0136] 如图13所示,该第三实施方式的显示装置1与上述的第一实施方式相比,在显示装置1无擦除驱动器HD、控制布线SHG以及复位开关ELT地形成的方面是不同的。栅极驱动器GD构成为对栅极线SSG提供第一控制信号SG和第二控制信号PG。

[0137] 源极线VL连接着开关SW1。开关SW1基于控制信号SS1切换为将源极线VL与源极驱动器SD连接的状态、以及将源极线VL与复位线43连接的状态中的任意一者。作为控制信号SS1,例如能列举栅极时钟信号GCK。在栅极时钟信号GCK为H电平时,源极线VL连接到源极驱动器SD,在栅极时钟信号GCK为L电平时,源极线VL连接到复位线43。在该第三实施方式中,复位线43是保持为固定电位的布线。复位线43的电位是H电位的电位,例如与第一电源线41的电位PVDD相同。从复位线43经由开关SW1对源极线VL提供作为H电位的信号的复位信号TG。

[0138] 图14是示出图13所示的栅极驱动器GD和几个栅极线SSG的电路图。

[0139] 如图14所示,栅极驱动器GD的构成也与上述的第一实施方式不同。栅极驱动器GD具备顺序电路SEC1、掩模布线WI以及多个第四逻辑电路OC4。顺序电路SEC1具有多个第一移位寄存器SR1。多个第一移位寄存器SR1被串联连接。栅极驱动器GD具有包含连续的多个第一移位寄存器SR1的第一电路CI1和包含余下的连续的多个第一移位寄存器SR1的第二电路CI2。

[0140] 第一电路CI1分别经由第四逻辑电路OC4连接到在第二方向Y上连续的多个栅极线SSG。第二电路CI2分别经由第四逻辑电路OC4连接到在第二方向Y上连续的余下的多个栅极线SSG。在本实施方式中,连接到第一电路CI1的栅极线SSG的个数与连接到第二电路CI2的栅极线SSG的个数相等。

[0141] 第四逻辑电路OC4以一对一的方式连接到第一移位寄存器SR1。第四逻辑电路OC4包含第一输入端子TL1、第二输入端子TL2以及输出端子TU。第一输入端子TL1连接到对应的第一移位寄存器SR1。第二输入端子TL2连接到掩模布线WI。输出端子TU连接到对应的1根栅极线SSG。

[0142] 掩模布线WI连接着开关SW2。开关SW2基于控制信号SS2切换为将掩模布线WI与第三电源线44连接的状态、以及将掩模布线WI与第五逻辑电路OC5连接的状态中的任意一者。作为控制信号SS2,例如能列举栅极时钟信号GCK。在控制信号SS2(栅极时钟信号GCK)为H电平时,掩模布线WI连接到第三电源线44,在控制信号SS2(栅极时钟信号GCK)为L电平时,掩模布线WI连接到第五逻辑电路OC5。在该第三实施方式中,第三电源线44是保持为H电位的固定电位的布线。

[0143] 在开关SW2将掩模布线WI与第三电源线44连接了的状态下,从第三电源线44经由开关SW2对掩模布线WI提供作为H电位的信号的输入信号I44。

[0144] 在本实施方式中,第五逻辑电路OC5是NOT电路。在开关SW2将掩模布线WI与第五逻辑电路OC5连接了的状态下,掩模信号MAG经由第五逻辑电路OC5和开关SW2输入到掩模布线

WI。因此,掩模信号MAG的电平被反转后输入到第四逻辑电路OC4的第二输入端子TL2。

[0145] 从面板驱动器5对栅极驱动器GD提供栅极起始脉冲信号GST、擦除起始脉冲信号EST以及栅极时钟信号GCK。进而,对第一电路CI1提供第一控制输入信号(第一使能信号)EG1,对第二电路CI2提供第二控制输入信号(第二使能信号)EG2。

[0146] 按栅极起始脉冲信号GST的电平从L电平切换为H电平的定时开始第一动作。第一动作在各水平扫描期间中的第一期间进行。需要说明的是,在第一动作中,第一控制输入信号EG1和第二控制输入信号EG2具有与栅极时钟信号GCK相同的脉冲波形,在第一期间成为H电平,在第二期间成为L电平。

[0147] 在栅极起始脉冲信号GST的电平成为H电平的期间,栅极驱动器GD开始栅极时钟信号GCK的取入。顺序电路SEC1从与第1行的栅极线SSG连接的第四逻辑电路OC4到与最后行的栅极线SSG连接的第四逻辑电路OC4为止依次输出H电平的输入信号II。在第一期间的全部期间内,对第四逻辑电路OC4的第二输入端子TL2输入H电平的输入信号I44。在本实施方式中,第四逻辑电路OC4是AND电路。因此,栅极驱动器GD基于输入信号II和输入信号I44按每一第一期间依次扫描多个栅极线SSG。栅极驱动器GD从第1行的栅极线SSG到最后行的栅极线SSG为止依次输出H电平的第一控制信号SG。在本实施方式中,在第一期间的全部期间内,第四逻辑电路OC4所输出的第一控制信号SG的电平与输入信号II的电平相同。

[0148] 另一方面,按擦除起始脉冲信号EST的电平从L电平切换为H电平的定时开始第二动作。第二动作是在各水平扫描期间中的接在第一期间之后的第二期间进行的。需要说明的是,在第二动作中,第一控制输入信号EG1和第二控制输入信号EG2是栅极时钟信号GCK的反转信号,在第一期间成为L电平,在第二期间成为H电平。

[0149] 在擦除起始脉冲信号EST的电平成为H电平的期间,栅极驱动器GD开始栅极时钟信号GCK的取入。顺序电路SEC1从与第1行的栅极线SSG连接的第四逻辑电路OC4到与最后行的栅极线SSG连接的第四逻辑电路OC4为止依次输出H电平的输入信号II。按每一第二期间对第四逻辑电路OC4输入掩模信号MAG。因此,栅极驱动器GD基于输入信号II和掩模信号MAG的反转信号,按每一第二期间依次扫描多个栅极线SSG。栅极驱动器GD从第1行的栅极线SSG到最后行的栅极线SSG为止依次输出H电平或者L电平的第二控制信号PG。

[0150] 交替地设定有上述的栅极起始脉冲信号GST切换为H电平的定时、以及擦除起始脉冲信号EST切换为H电平的定时。从栅极起始脉冲信号GST切换为H电平到擦除起始脉冲信号EST切换为H电平为止的期间、与从擦除起始脉冲信号EST切换为H电平到栅极起始脉冲信号GST切换为H电平为止的期间是相同的长度。不过,在第一电路CI1所连接的栅极线SSG的个数与第二电路CI2所连接的栅极线SSG的个数不同的情况下,上述的2个期间是相互不同的长度。

[0151] 根据上述内容,构成在任意的期间,第一电路CI1向对应的栅极线SSG提供第一控制信号SG和第二控制信号PG中的一个信号,第二电路CI2向对应的栅极线SSG提供第一控制信号SG和第二控制信号PG中的另一个信号。

[0152] 在此,关注各个像素SP。

[0153] 在第一动作中,在第一期间,图像信号Vsig提供给对应的源极线VL,基于第一控制信号SG使像素开关SST切换为导通状态。此时,图像信号Vsig经由对应的源极线VL和像素开关SST写入驱动晶体管DRT的栅极电极GE,并且,保持到保持电容Cs。并且,流过驱动晶体管

DRT的电流量被调整。

[0154] 在第二动作中,设想在第二期间,复位信号TG提供给对应的源极线VL,基于第二控制信号PG使像素开关SST维持为截止状态。此时,保持电容Cs维持保持有图像信号Vsig的状态,流过驱动晶体管DRT的电流量被维持。

[0155] 另一方面,在第二动作中,设想在第二期间,复位信号TG提供给对应的源极线VL,基于第二控制信号PG使像素开关SST切换为导通状态。此时,栅极电极GE的电位和保持电容Cs的电荷量通过经由源极线VL和像素开关SST被提供的复位信号TG被复位。并且,不使电流流过驱动晶体管DRT。

[0156] 接着,对显示装置1的显示动作进行说明。图15是示出该第三实施方式的显示装置1的显示动作的一例的时序图。在此,对显示区域DA被分类为第一控制区域A1和多个第二控制区域A2a、A2b时的显示动作进行说明。位于第一控制区域A1的发光元件30的发光期间设定于正规的期间,位于第二控制区域A2的发光元件30的发光期间设定于比正规的期间短的期间。

[0157] 如图15所示,在1帧开始时,栅极起始脉冲信号GST上升。在该例中,从栅极起始脉冲信号GST上升到再次上升为止的期间相当于1帧期间Pf。1帧期间Pf具有多个水平扫描期间Ph。各个水平扫描期间Ph包含第一期间P1和接在第一期间P1之后的第二期间P2。

[0158] 依次设定有栅极起始脉冲信号GST上升的定时和擦除起始脉冲信号EST上升的定时。

[0159] 在栅极起始脉冲信号GST上升时,第一控制输入信号EG1与栅极时钟信号GCK同步并成为与栅极时钟信号GCK的波形相同的脉冲信号,第二控制输入信号EG2成为栅极时钟信号GCK的反转信号。之后,在擦除起始脉冲信号EST上升时,第一控制输入信号EG1和第二控制输入信号EG2各自的波形反转。之后,在栅极起始脉冲信号GST再次上升时,第一控制输入信号EG1和第二控制输入信号EG2各自的波形也再次反转。

[0160] 在按栅极起始脉冲信号GST上升的定时开始第一动作时,栅极驱动器GD在多个第一期间P1中从第1行的栅极线SSG到最后行的栅极线SSG为止依次输出H电平的第一控制信号SG。像素开关SST被切换为导通状态,从而从源极线VL经由像素开关SST对栅极电极GE写入图像信号Vsig,并且,图像信号Vsig保持到保持电容Cs。由此,流过驱动晶体管DRT的电流量被调整。

[0161] 在第一动作的途中,在按擦除起始脉冲信号EST上升的定时开始第二动作时,栅极驱动器GD从第1行的栅极线SSG到最后行的栅极线SSG为止依次输出H电平或者L电平的第二控制信号PG。在该例中,栅极驱动器GD对第二控制区域A2a和第二控制区域A2b输出H电平的第二控制信号PG,对第一控制区域A1输出L电平的第二控制信号PG。

[0162] 在栅极驱动器GD输出H电平的第二控制信号PG的期间内掩模信号MAG维持为L电平,在栅极驱动器GD输出L电平的第二控制信号PG的期间内掩模信号MAG切换为H电平。由此,能在第一控制区域A1和第二控制区域A2使发光元件30的发光期间不同。需要说明的是,在图中,对第二控制区域A2中的、将发光元件30熄灭的期间标注有点图案。

[0163] 接着,关注1帧期间Pf中的1个水平扫描期间Ph1。

[0164] 在1个水平扫描期间Ph1的第一期间P1内,第二电路CI2在第k行的各个像素SP中,基于第一控制信号SG将像素开关SST切换为导通状态,图像信号Vsig写入栅极电极GE并且

保持到保持电容Cs。第二电路CI2在对应的余下的行的各个像素SP中,基于第一控制信号SG将像素开关SST维持为截止状态。

[0165] 在相同的第一期间P1内,第一电路CI1在对应的多个像素SP的全部像素SP中,基于第二控制信号PG将像素开关SST维持为截止状态。

[0166] 接下来,在1个水平扫描期间Ph1的第二期间P2内,第二电路CI2在对应的多个像素SP的全部像素SP中,基于第一控制信号SG将像素开关SST维持为截止状态。

[0167] 在相同的第二期间P2内,第一电路CI1在对应的多个像素SP的全部像素SP中,基于第二控制信号PG将像素开关SST维持为截止状态。

[0168] 接着,关注1帧期间Pf内的别的1个水平扫描期间Ph2。

[0169] 在1个水平扫描期间Ph2的第一期间P1内,第二电路CI2在第j行的各个像素SP中,基于第一控制信号SG将像素开关SST切换为导通状态,图像信号Vsig写入栅极电极GE并且保持到保持电容Cs。第二电路CI2在对应的余下的行的各个像素SP中,基于第一控制信号SG将像素开关SST维持为截止状态。

[0170] 在相同的第一期间P1内,第一电路CI1在对应的多个像素SP的全部像素SP中,基于第二控制信号PG将像素开关SST维持为截止状态。

[0171] 接下来,在1个水平扫描期间Ph2的第二期间P2内,第二电路CI2在对应的多个像素SP的全部像素SP中,基于第一控制信号SG将像素开关SST维持为截止状态。

[0172] 在相同的第二期间P2内,第一电路CI1在第h行的各个像素SP中,基于第二控制信号PG将像素开关SST切换为导通状态,栅极电极GE的电位和保持电容Cs的电荷量被复位,不使电流流过驱动晶体管DRT。第一电路CI1在对应的余下的行的各个像素SP中,基于第二控制信号PG将像素开关SST维持为截止状态。

[0173] 在如上所述构成的第三实施方式的显示装置1中,也能得到与上述的第一实施方式同样的效果。在该第三实施方式中,能无擦除驱动器HD地使用栅极驱动器GD并设定发光元件30的发光期间。

[0174] 说明了本发明的几个实施方式,但这些实施方式是作为例子给出的,并非旨在限定发明的范围。这些新的实施方式能通过其他方式实施,能在不脱离发明的主旨的范围内进行各种省略、置换、变更。这些实施方式或其变形包含在发明的范围、主旨中,并且包含在权利要求书所记载的发明及其等同的范围内。

[0175] 例如,在上述的实施方式中,主要说明了作为发光元件使用了微型LED的微型LED显示装置。但是,本实施方式的显示装置1也可以是作为发光元件使用了有机电致发光(EL)元件的有机EL显示装置等。

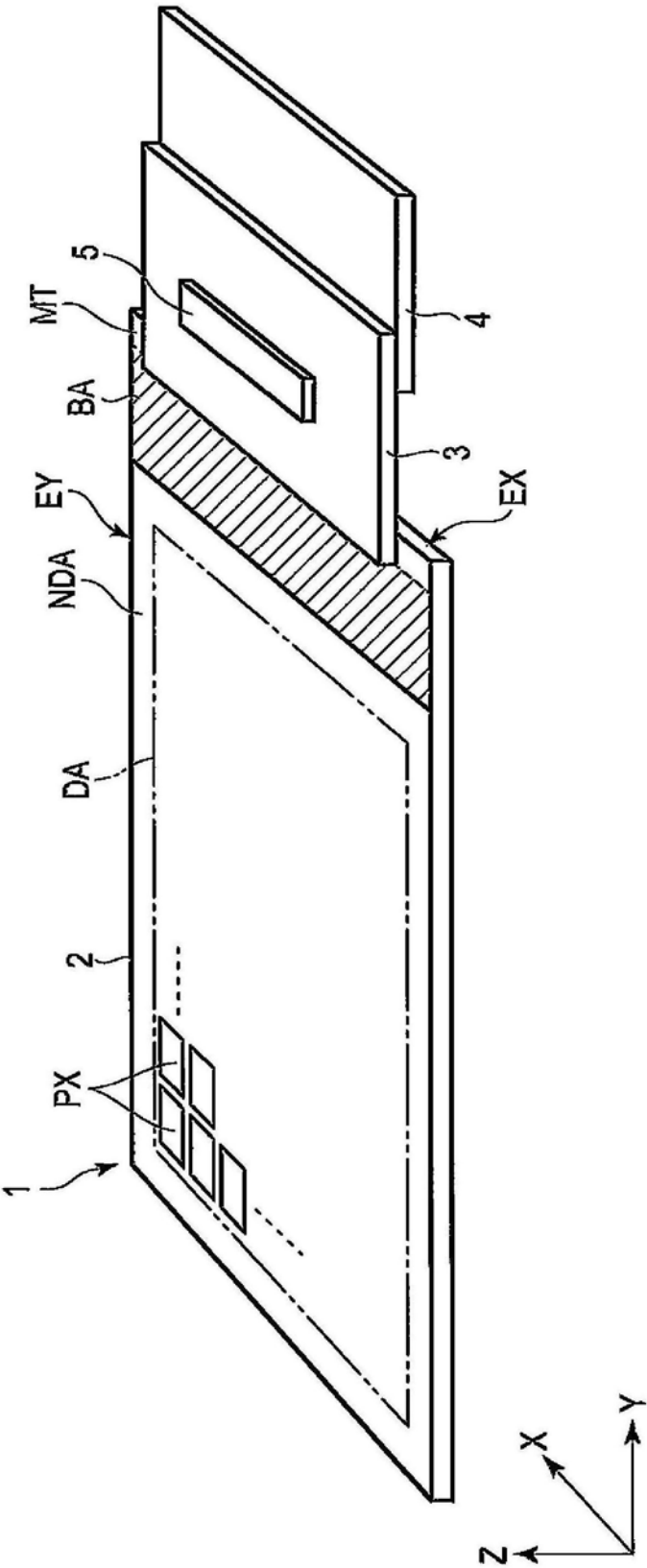


图1

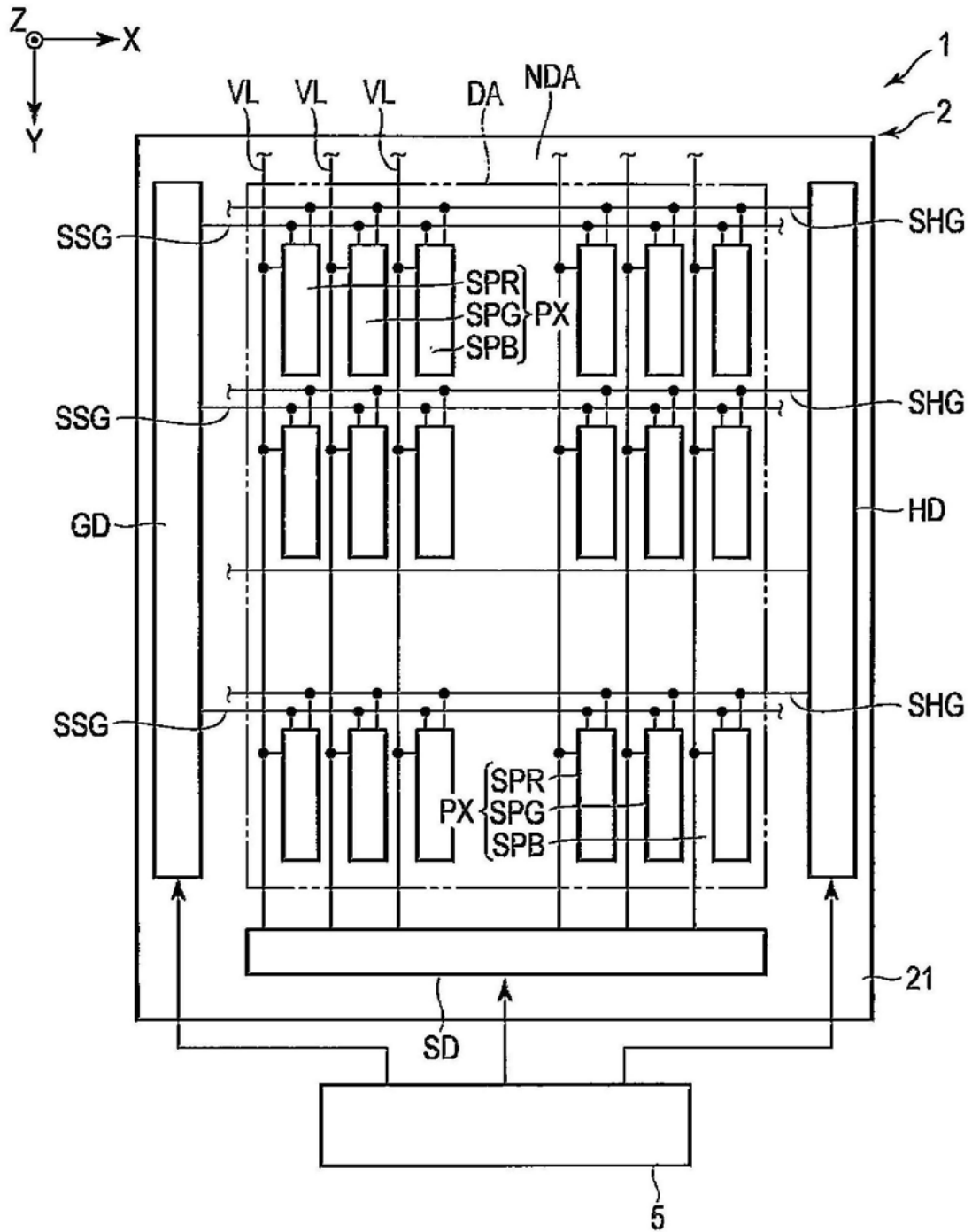


图2

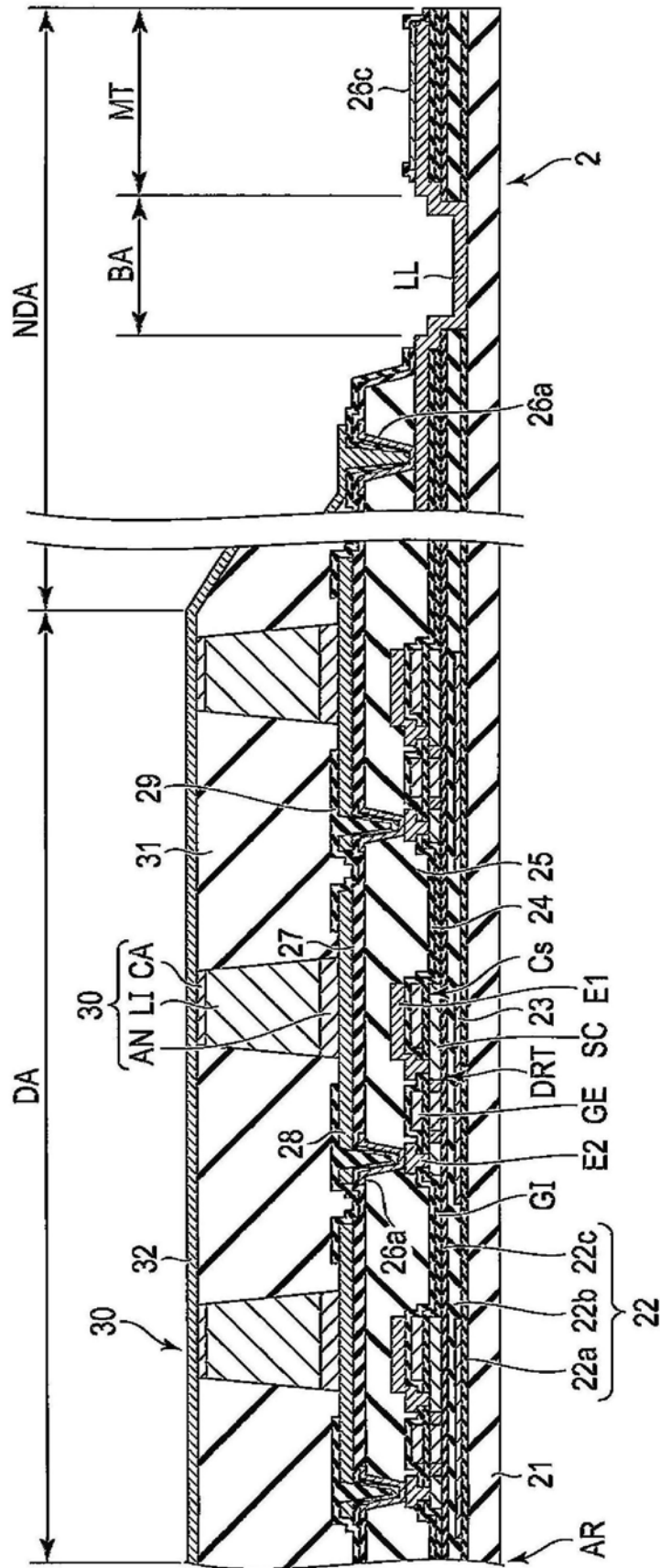


图3

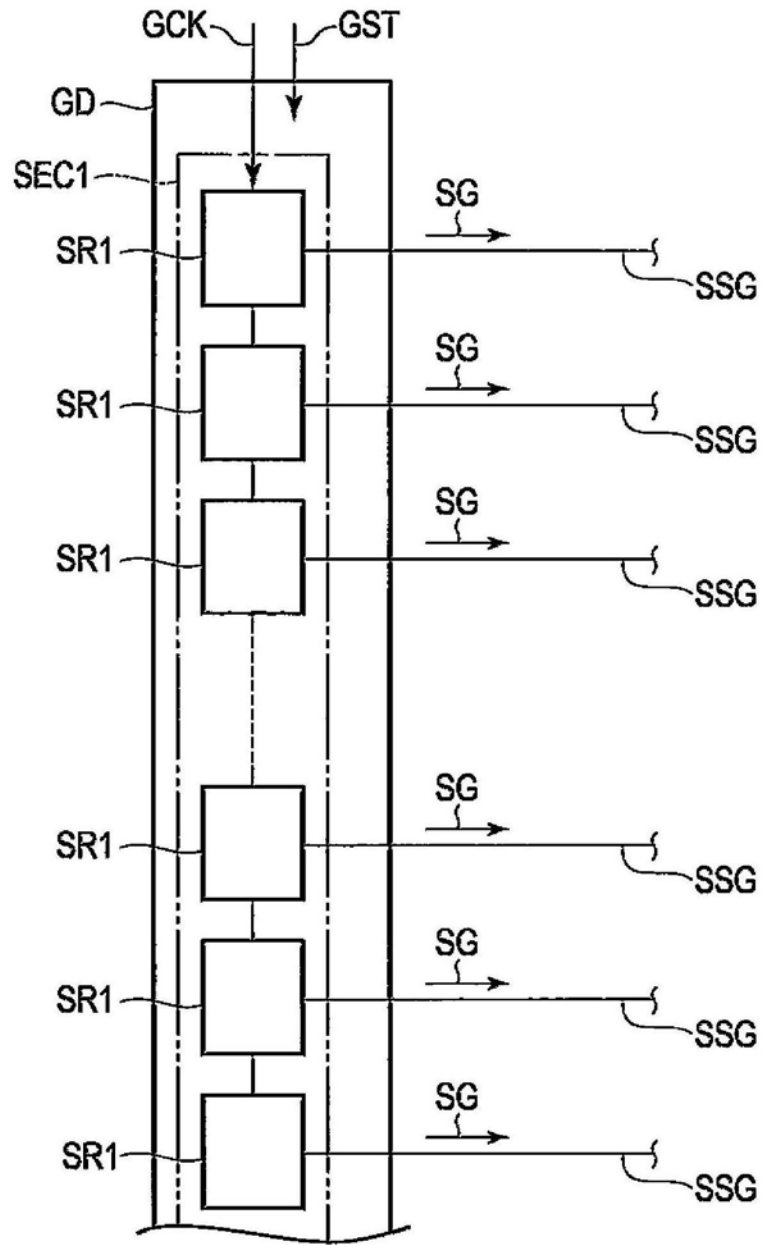


图6

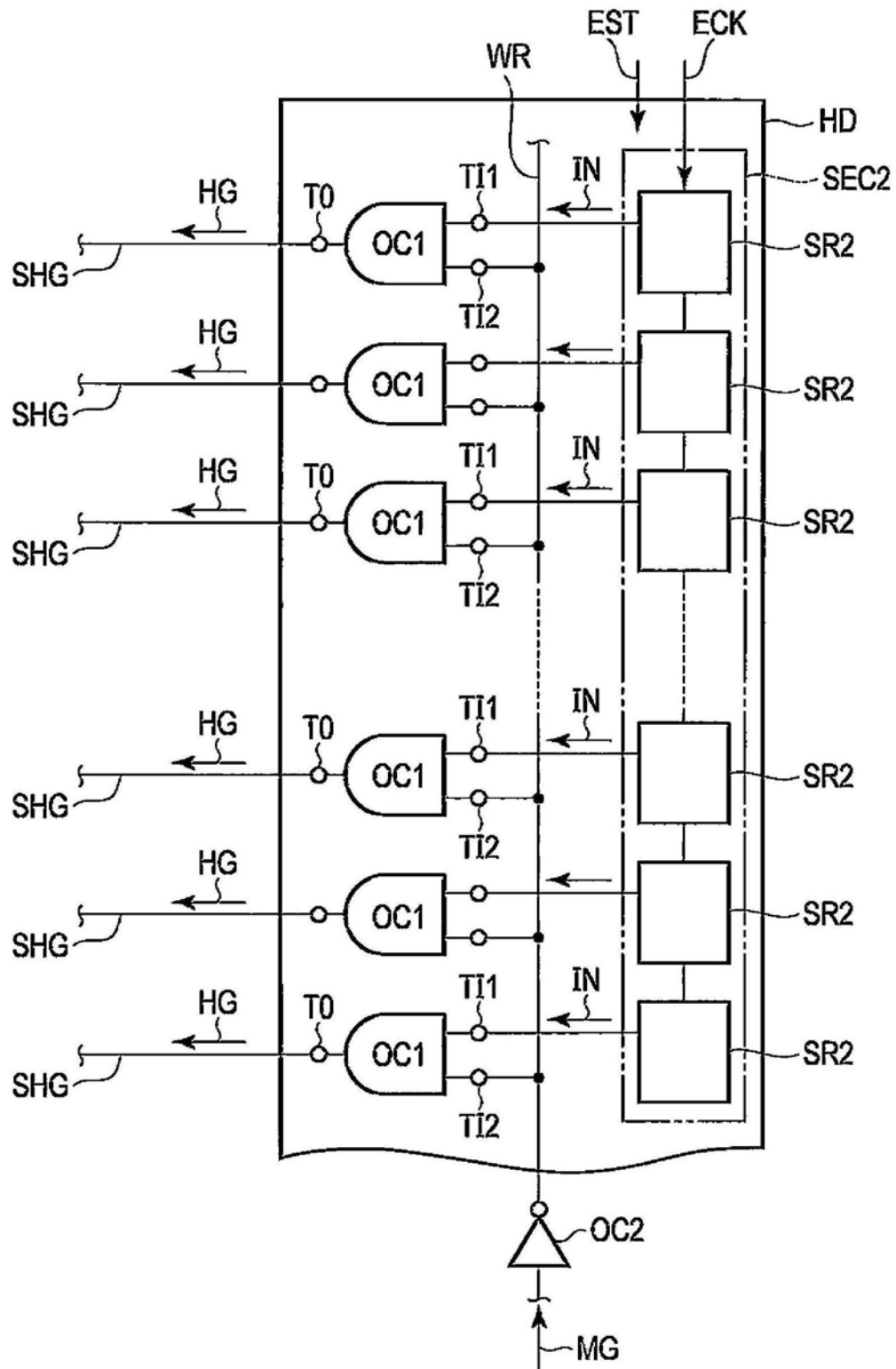


图7

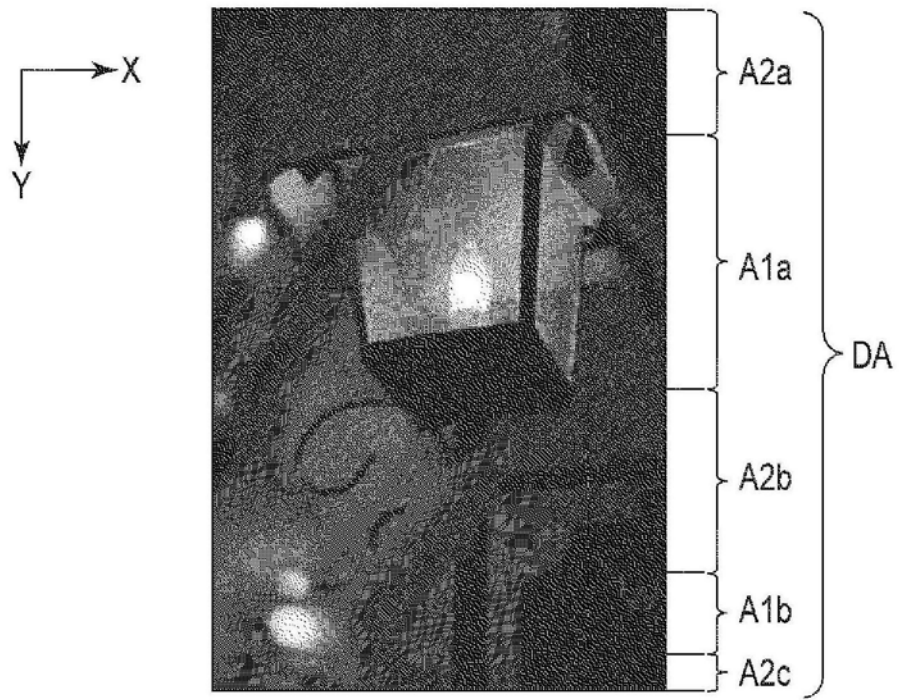


图8

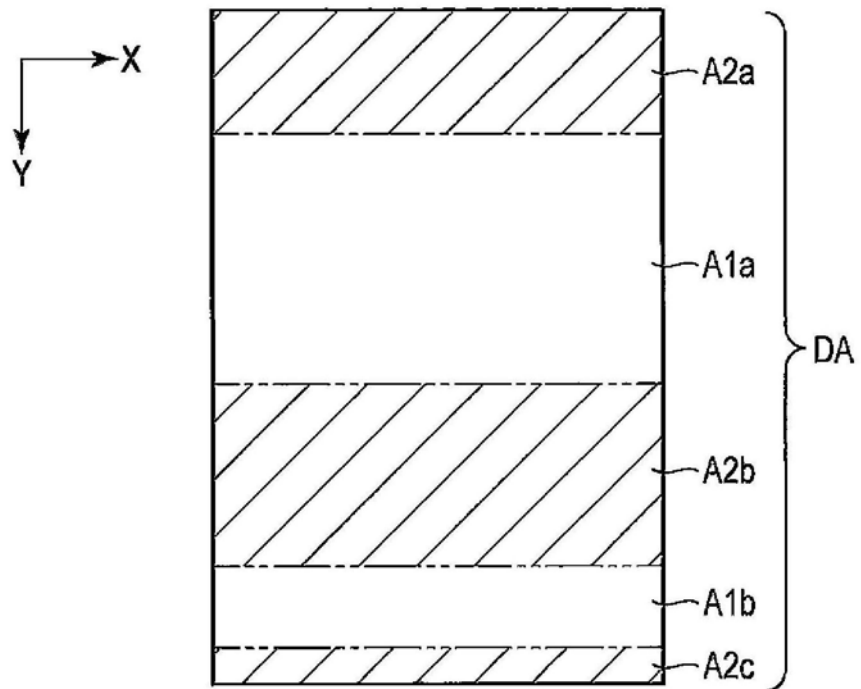


图9

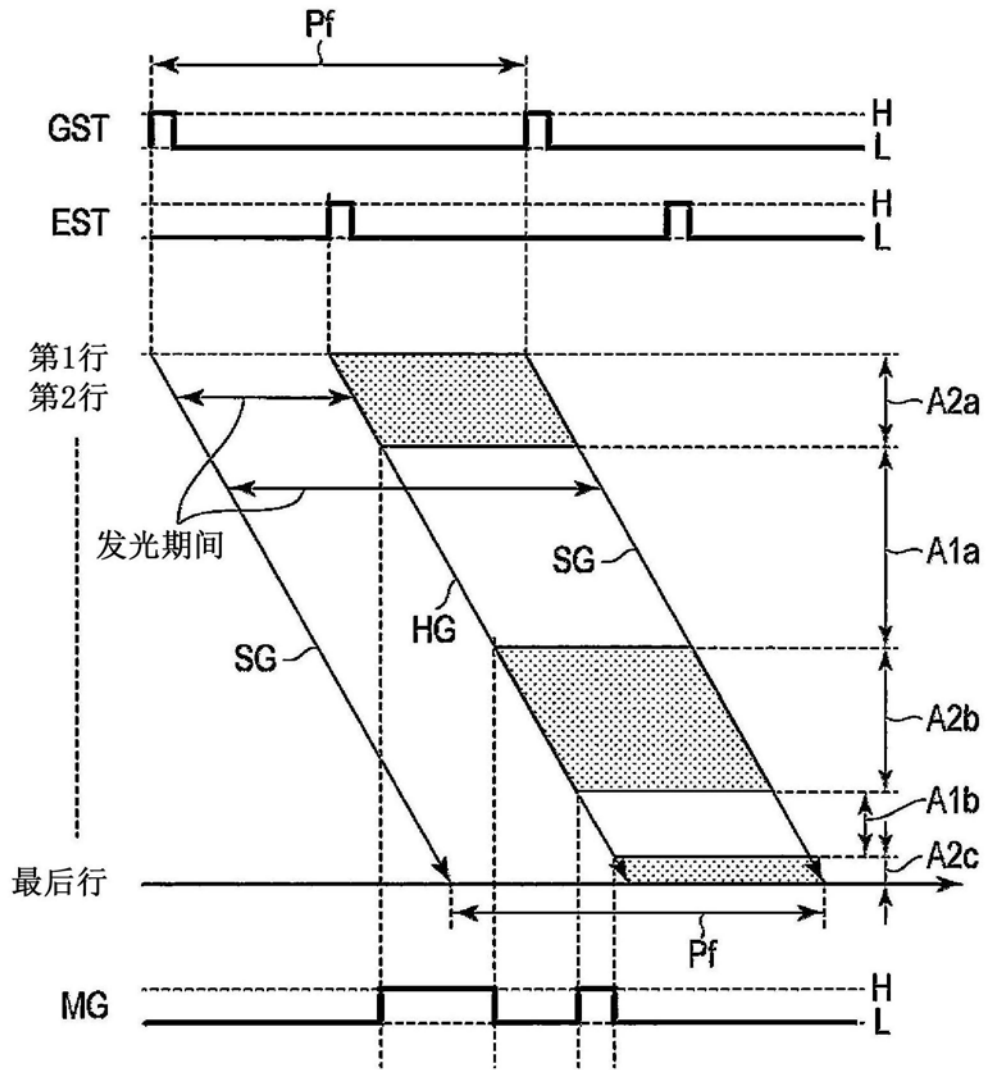


图10

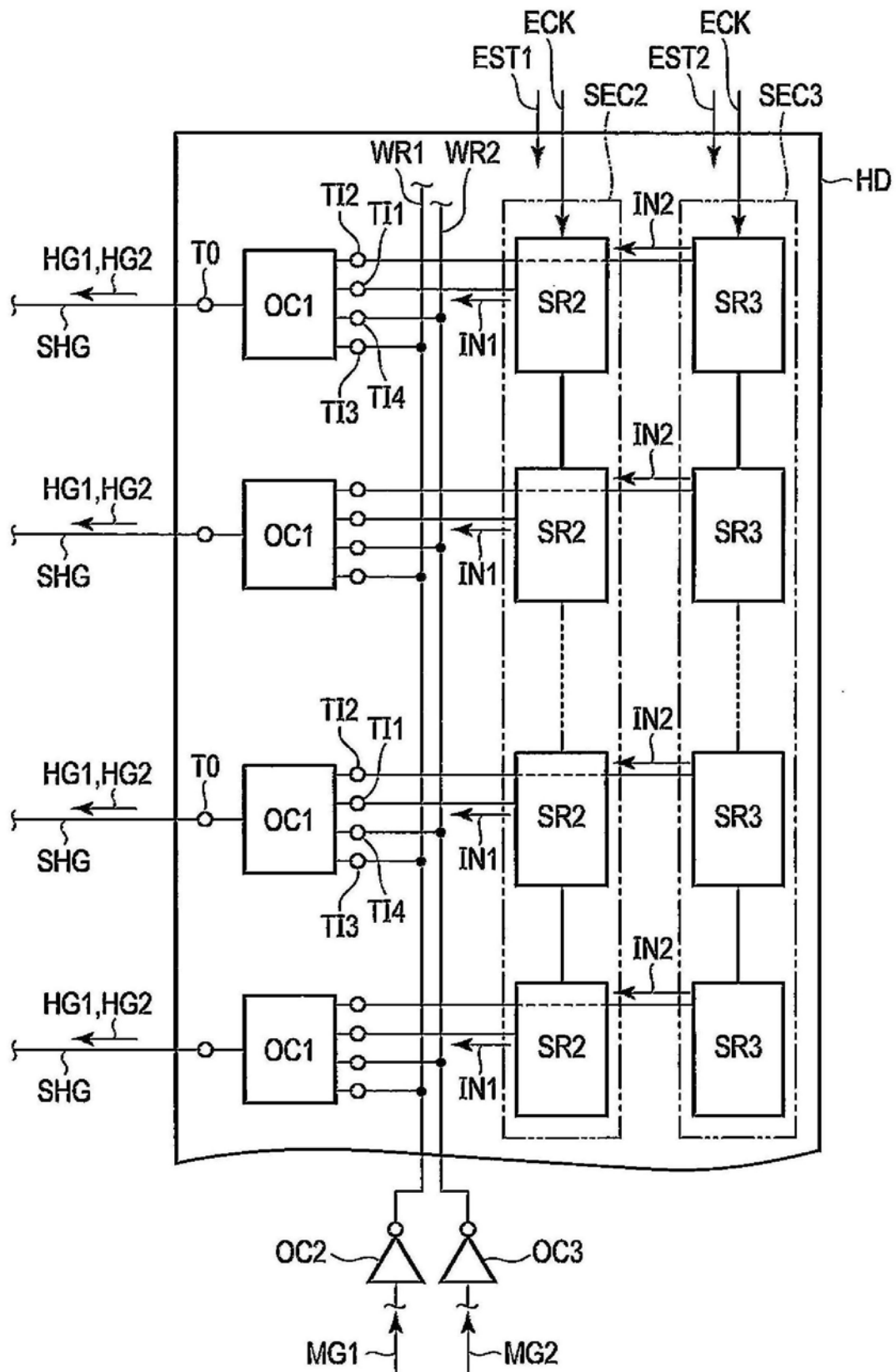


图11

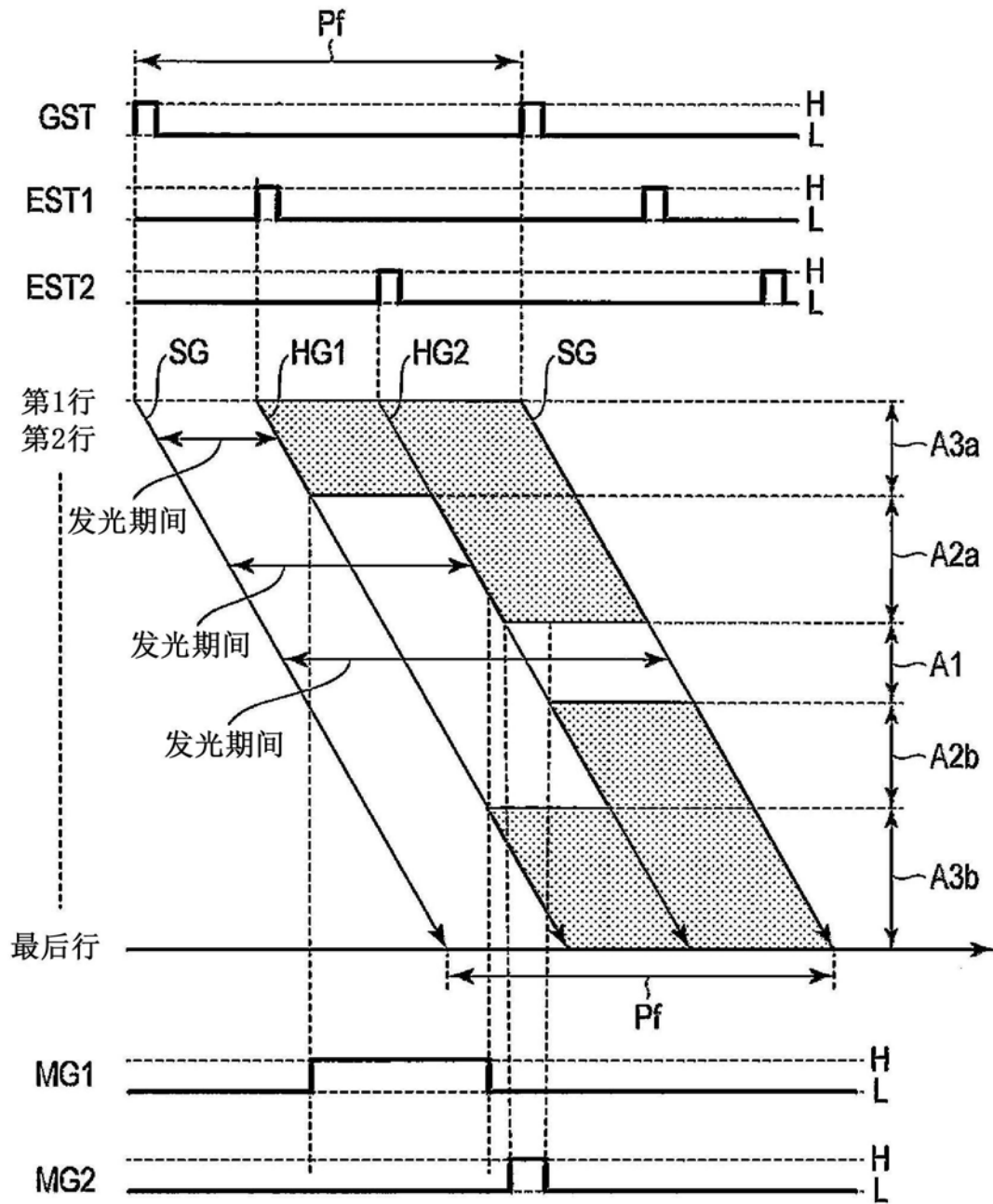


图12

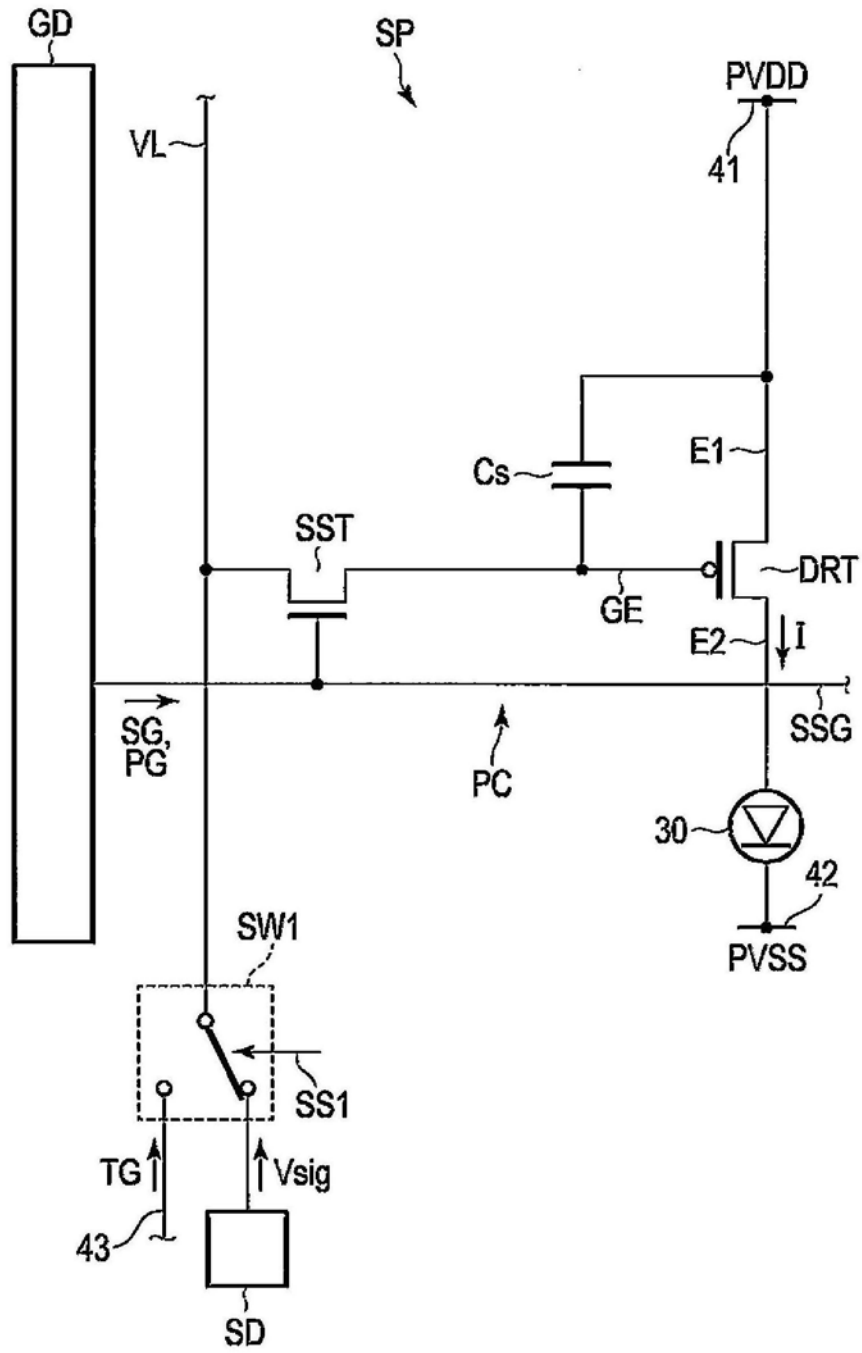


图13

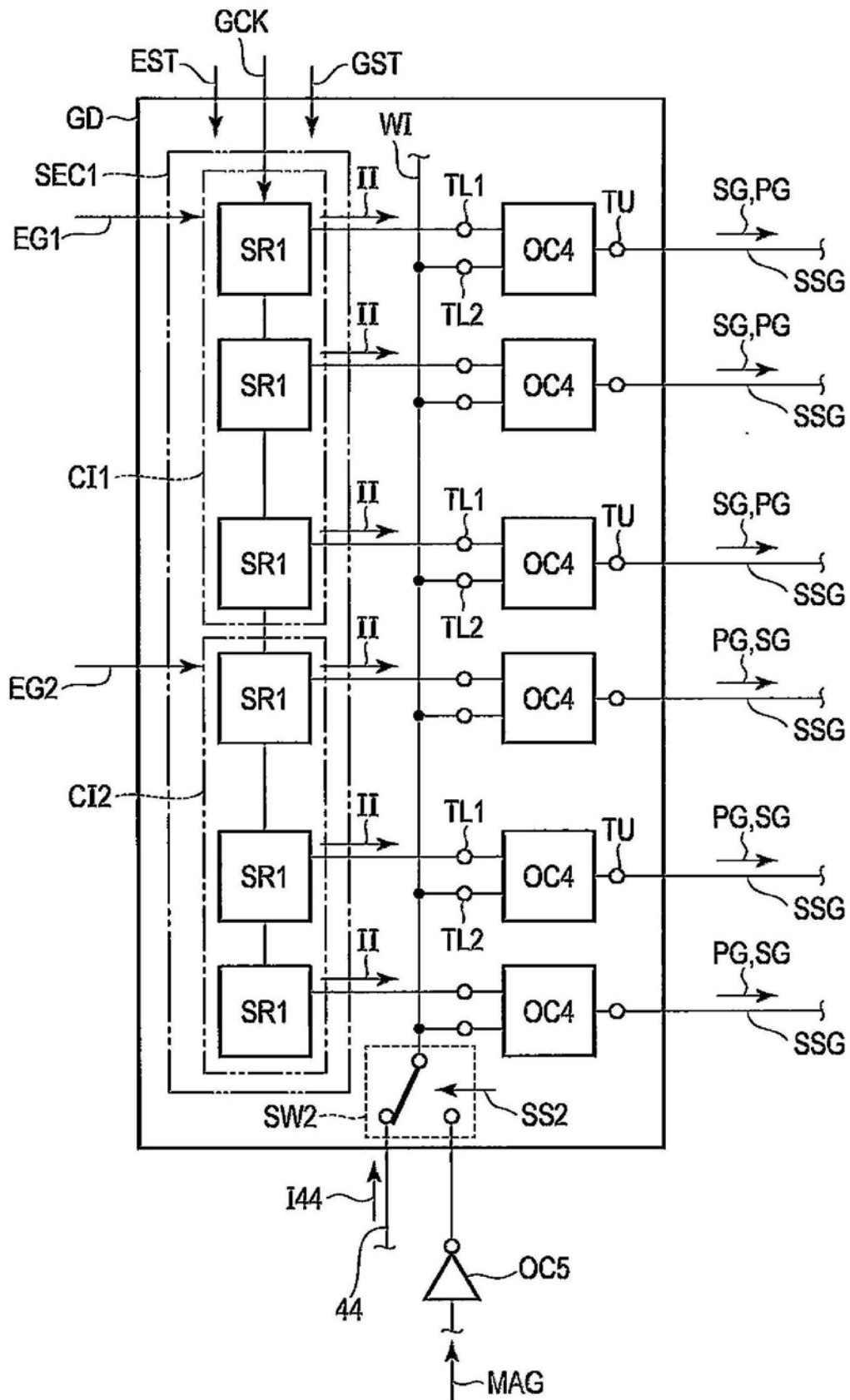


图14

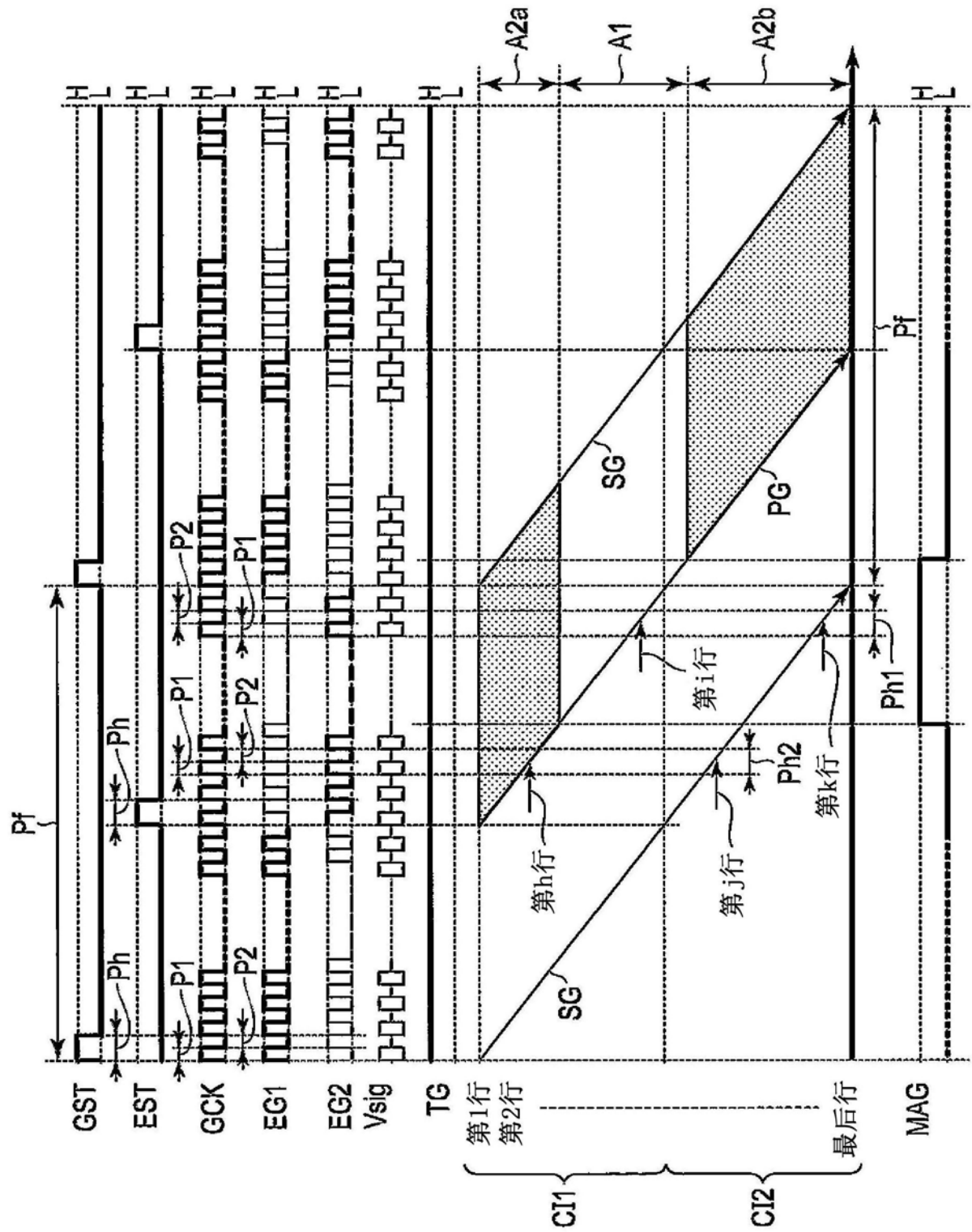


图15